

26-27

# GUÍA DE ESTUDIO PÚBLICA



## MICROELECTRONICS

CÓDIGO 28805105

UNED

**26-27****MICROELECTRONICS****CÓDIGO 28805105**

# ÍNDICE

PRESENTACIÓN Y CONTEXTUALIZACIÓN  
REQUISITOS Y/O RECOMENDACIONES PARA CURSAR ESTA ASIGNATURA  
EQUIPO DOCENTE  
HORARIO DE ATENCIÓN AL ESTUDIANTE  
COMPETENCIAS QUE ADQUIERE EL ESTUDIANTE  
RESULTADOS DE APRENDIZAJE  
CONTENIDOS  
METODOLOGÍA  
SISTEMA DE EVALUACIÓN  
BIBLIOGRAFÍA BÁSICA  
BIBLIOGRAFÍA COMPLEMENTARIA  
RECURSOS DE APOYO Y WEBGRAFÍA  
PRÁCTICAS DE LABORATORIO  
IGUALDAD DE GÉNERO

Nombre de la asignatura	MICROELECTRONICS
Código	28805105
Curso académico	2026/2027
Título en que se imparte	MÁSTER UNIVERSITARIO EN SISTEMAS ELECTRÓNICOS DE INFORMACIÓN Y COMUNICACIÓN/ INFORMATION AND COMMUNICATION ELECTRONIC SYSTEMS
Tipo	CONTENIDOS
Nº ETCS	5
Horas	125
Periodo	SEMESTRE 2
Idiomas en que se imparte	CASTELLANO

## PRESENTACIÓN Y CONTEXTUALIZACIÓN

### ENGLISH

Microelectronics is one of the key enabling technologies of modern digital society, as it provides the physical and technological basis for the design and implementation of integrated electronic systems. Its continuous evolution, driven by the progressive miniaturization of semiconductor devices and the increasing complexity of integration processes, has a direct impact on the advancement of information and communication technologies, embedded systems, artificial intelligence hardware, sensing platforms, and high-performance computing architectures.

This course offers an advanced and structured introduction to the main scientific and technological foundations of modern microelectronics. It addresses the physical principles of semiconductor materials, substrate and crystal technologies, the main fabrication processes used in integrated circuit manufacturing, and the technological and design constraints associated with digital integrated circuit implementation.

The subject is organized into four complementary blocks that progressively connect physical principles, fabrication workflows, and system-oriented design perspectives:

- BLOCK 1. FUNDAMENTALS OF MICROELECTRONICS**
- BLOCK 2. MAIN TECHNOLOGICAL PROCESSES IN MICROELECTRONICS**
- BLOCK 3. INTEGRATED CIRCUIT TECHNOLOGIES**
- BLOCK 4. DESIGN OF DIGITAL INTEGRATED CIRCUITS**

Special attention is devoted to the relationship between semiconductor fabrication decisions and their consequences on circuit behavior, performance, power consumption, reliability, packaging, and heterogeneous integration strategies. This perspective allows students to understand not only how integrated circuits are manufactured, but also how technological choices affect modern electronic system design at device, circuit, and system levels.

As a master-level subject, the course also incorporates guided analysis tasks, simulation-oriented activities, and applied design perspectives that help bridge the gap between semiconductor technology fundamentals and their practical application in industrial and research environments.

Microelectronics is a **second-semester optional subject** within the **Specialized Module of the ICS Master's Degree**, aimed at providing students with advanced scientific and

technological training in the field of electronic and communication systems.

The course is closely related to first-semester subjects such as *Electronics for Information and Communication Technologies*, and it naturally complements second-semester subjects focused on modeling, simulation, and advanced electronic system design, such as *Computer Modelling and Simulation of Electronic Circuits* and *Wireless Communications*.

Successful completion of this subject strengthens the student's ability to understand, analyze, synthesize, and apply advanced knowledge in electronics and microelectronics, particularly in contexts involving semiconductor technologies, integrated circuit fabrication, and digital system implementation.

Students who successfully complete the course obtain **5 optional ECTS credits**.

## ESPAÑOL

La microelectrónica constituye una de las tecnologías habilitadoras fundamentales de la sociedad digital actual, al proporcionar la base física y tecnológica para el diseño e implementación de sistemas electrónicos integrados. Su evolución continua, impulsada por la miniaturización progresiva de los dispositivos semiconductores y por la creciente complejidad de los procesos de integración, repercute directamente en el avance de las tecnologías de la información y las comunicaciones, los sistemas embebidos, el hardware para inteligencia artificial, las plataformas de sensorización y las arquitecturas de computación de altas prestaciones.

Esta asignatura ofrece una introducción avanzada y estructurada a los principales fundamentos científicos y tecnológicos de la microelectrónica moderna. Abarca los principios físicos de los materiales semiconductores, las tecnologías de sustratos y cristales, los procesos fundamentales de fabricación empleados en la producción de circuitos integrados y las restricciones tecnológicas y de diseño asociadas a la implementación de circuitos integrados digitales.

La asignatura se organiza en **cuatro bloques complementarios** que conectan progresivamente los principios físicos, los flujos de fabricación y la perspectiva de diseño orientada a sistemas:

- BLOQUE 1. FUNDAMENTOS DE MICROELECTRÓNICA**
- BLOQUE 2. PRINCIPALES PROCESOS TECNOLÓGICOS EN MICROELECTRÓNICA**
- BLOQUE 3. TECNOLOGÍAS DE CIRCUITOS INTEGRADOS**
- BLOQUE 4. DISEÑO DE CIRCUITOS INTEGRADOS DIGITALES**

Se presta especial atención a la relación entre las decisiones tecnológicas tomadas durante la fabricación de semiconductores y sus consecuencias sobre el comportamiento del circuito, las prestaciones, el consumo de potencia, la fiabilidad, el encapsulado y las estrategias de integración heterogénea. Esta visión permite al estudiante comprender no solo cómo se fabrican los circuitos integrados, sino también cómo las decisiones tecnológicas condicionan

el diseño de sistemas electrónicos modernos a nivel de dispositivo, circuito y sistema.

Como asignatura de nivel máster, incorpora además actividades guiadas de análisis, ejercicios orientados a simulación y perspectivas aplicadas de diseño que facilitan la conexión entre los fundamentos de la tecnología de semiconductores y su aplicación práctica en entornos industriales y de investigación.

Microelectrónica es una **asignatura optativa del segundo semestre del módulo de especialización del Máster ICS**, cuyo objetivo es proporcionar al estudiante una formación científica y tecnológica avanzada en el ámbito de los sistemas electrónicos y de comunicaciones.

La asignatura se relaciona estrechamente con materias del primer semestre como *Electrónica para las Tecnologías de la Información y las Comunicaciones*, y complementa de forma natural asignaturas del segundo semestre centradas en el modelado, la simulación y el diseño avanzado de sistemas electrónicos, como *Modelado por Ordenador y Simulación de Circuitos Electrónicos y Comunicaciones Inalámbricas*.

La superación de esta asignatura refuerza la capacidad del estudiante para comprender, analizar, sintetizar y aplicar conocimiento avanzado en electrónica y microelectrónica, especialmente en contextos relacionados con tecnologías de semiconductores, fabricación de circuitos integrados e implementación de sistemas digitales.

Los estudiantes que superen la asignatura obtendrán **5 créditos ECTS optativos**.

## REQUISITOS Y/O RECOMENDACIONES PARA CURSAR ESTA ASIGNATURA

### ENGLISH

To successfully follow this course, students are expected to have prior foundational knowledge in **electronics, semiconductor devices, and circuit theory**, particularly concepts related to electronic components, basic device operation, signal behavior, and the analysis of electronic circuits.

Since this is an advanced master-level subject with a strong technological and design-oriented perspective, it is highly recommended that students are familiar with the physical principles of semiconductor materials, the basic operation of analog and digital electronic systems, and the interpretation of circuit-level behaviors.

In addition to the previous technical background, students should preferably demonstrate the following academic and transversal skills:

- Critical and self-critical thinking
- Analytical and synthesis abilities
- Capacity to apply theoretical knowledge to real engineering problems
- Ability to work and learn autonomously
- Research, planning, and organizational skills

- Ability to learn and integrate new methods, tools, and technologies
- Adaptability to new technological scenarios
- Basic computational and information management skills
- Effective use of ICT tools
- Oral and written communication skills in English
- Ability to search, interpret, and manage technical information

Given the natural academic progression within the master's degree, it is **strongly recommended** to have previously studied the subject *Electronics for Information and Communication Technologies*, as it provides many of the electronic foundations that are further developed here from a microelectronic and technological perspective.

Likewise, prior familiarity with simulation environments and basic electronic modeling tools may be beneficial for successfully completing the guided activities and design-oriented exercises included in the course.

## ESPAÑOL

Para seguir con éxito esta asignatura, se espera que el estudiante disponga de conocimientos previos básicos en **electrónica, dispositivos semiconductores y teoría de circuitos**, especialmente en aspectos relacionados con componentes electrónicos, funcionamiento básico de dispositivos, comportamiento de señales y análisis de circuitos electrónicos.

Dado que se trata de una asignatura avanzada de nivel máster con una marcada orientación tecnológica y de diseño, resulta altamente recomendable que el estudiante esté familiarizado con los principios físicos de los materiales semiconductores, el funcionamiento básico de sistemas electrónicos analógicos y digitales, y la interpretación del comportamiento de circuitos a nivel funcional.

Además de esta base técnica previa, es conveniente que el estudiante posea las siguientes competencias académicas y transversales:

- Capacidad crítica y autocrítica
- Capacidad de análisis y síntesis
- Habilidad para aplicar conocimientos teóricos a problemas reales de ingeniería
- Capacidad para trabajar y aprender de forma autónoma
- Competencias de investigación, planificación y organización
- Capacidad para aprender e integrar nuevos métodos, herramientas y tecnologías
- Adaptabilidad a nuevos escenarios tecnológicos
- Competencias básicas en computación y gestión de información
- Manejo eficaz de herramientas TIC
- Habilidad de comunicación oral y escrita en inglés

•Capacidad para buscar, interpretar y gestionar información técnica

Por la progresión natural dentro del plan de estudios del máster, se **recomienda especialmente** haber cursado previamente la asignatura *Electrónica para las Tecnologías de la Información y las Comunicaciones*, ya que proporciona muchas de las bases electrónicas que aquí se desarrollan desde una perspectiva microelectrónica y tecnológica. Asimismo, la familiaridad previa con entornos de simulación y herramientas básicas de modelado electrónico puede resultar de utilidad para abordar con éxito las actividades guiadas y los ejercicios orientados al diseño incluidos en la asignatura.

## EQUIPO DOCENTE

Nombre y Apellidos	FELIX GARCIA LORO
Correo Electrónico	fgarcialoro@ieec.uned.es
Teléfono	91398-8729
Facultad	ESCUELA TÉCN.SUP INGENIEROS INDUSTRIALES
Departamento	INGENIERÍA ELÉCTRICA, ELECTRÓNICA, CONTROL, TELEMÁTICA Y QUÍMICA APLICADA A LA INGENIERÍA
Nombre y Apellidos	ROSARIO GIL ORTEGO (Coordinador/a de asignatura)
Correo Electrónico	rgil@ieec.uned.es
Teléfono	91398-7795
Facultad	ESCUELA TÉCN.SUP INGENIEROS INDUSTRIALES
Departamento	INGENIERÍA ELÉCTRICA, ELECTRÓNICA, CONTROL, TELEMÁTICA Y QUÍMICA APLICADA A LA INGENIERÍA

## HORARIO DE ATENCIÓN AL ESTUDIANTE

### ENGLISH

Communication between the teaching staff and students will be carried out primarily through the **Ágora virtual platform**, which serves as the main channel for academic announcements, forum discussions, guidance, and follow-up during the course. Students may also contact the teaching team by e-mail for specific academic questions, tutorial support, or individual guidance.

The teaching staff is available during the following office hours:

•Manuel Castro Gil

E-mail: mcastro@ieec.uned.es

Phone: +34 913 986 476

Office: Room 2.17

Office hours: **Tuesday, 10:00–14:00**

•Félix García Loro

E-mail: fgarcialoro@ieec.uned.es

Phone: +34 913 988 729

Office: Room 1.24

Office hours: **Tuesday, 10:00–14:00**

- Rosario Gil Ortego

E-mail: rgil@ieec.uned.es

Phone: +34 913 987 795

Office: Room 1.22

Office hours: **Tuesday, 10:00–14:00**

Postal address of the teaching team:

UNED - Escuela Técnica Superior de Ingenieros Industriales

Department of Electrical Engineering, Electronics, Control, Telematics and Applied Chemistry to Engineering

Ciudad Universitaria, Madrid

c/ Juan del Rosal, 12

28040 Madrid, Spain

## ESPAÑOL

La comunicación entre el equipo docente y los estudiantes se realizará principalmente a través de la **plataforma virtual Ágora**, que constituye el canal habitual para avisos académicos, foros de consulta, orientaciones y seguimiento de la asignatura. Asimismo, los estudiantes podrán contactar con el equipo docente mediante correo electrónico para consultas académicas específicas, tutorías o atención individualizada.

El equipo docente atenderá al estudiante en el siguiente horario:

- Manuel Castro Gil

Correo electrónico: mcastro@ieec.uned.es

Teléfono: 913 986 476

Despacho: 2.17

Horario de atención: **martes, de 10:00 a 14:00 horas**

- Félix García Loro

Correo electrónico: fgarcialoro@ieec.uned.es

Teléfono: 913 988 729

Despacho: 1.24

Horario de atención: **martes, de 10:00 a 14:00 horas**

- Rosario Gil Ortego

Correo electrónico: rgil@ieec.uned.es

Teléfono: 913 987 795

Despacho: 1.22

Horario de atención: **martes, de 10:00 a 14:00 horas**

Dirección postal del equipo docente:

UNED - Escuela Técnica Superior de Ingenieros Industriales

Departamento de Ingeniería Eléctrica, Electrónica, Control, Telemática y Química Aplicada a

la Ingeniería  
Ciudad Universitaria, Madrid  
c/ Juan del Rosal, 12  
28040 Madrid, España

## COMPETENCIAS QUE ADQUIERE EL ESTUDIANTE

### ENGLISH

See Learning Outcomes section

### ESPAÑOL

Ver sección Resultados de Aprendizaje

## RESULTADOS DE APRENDIZAJE

C1 - Diseñar sistemas de información, así como sus interrelaciones y funciones dentro de los sistemas de información y telecomunicaciones. TIPO: Conocimientos o contenidos

C2 - Diseñar mecanismos en sistemas en tiempo real, así como su aplicación práctica y operativa. TIPO: Conocimientos o contenidos

C3 - Conocer y utilizar los distintos tipos de circuitos integrados utilizados en sistemas industriales, así como su operativa y aplicación en las telecomunicaciones. TIPO: Conocimientos o contenidos

C4 - Comprender el desarrollo de la actividad general de la investigación tecnológica, y ser capaz de aplicar el método científico y los modelos de investigación tecnológica. TIPO: Conocimientos o contenidos

C5 - Aplicar técnicas avanzadas de programación de microprocesadores y microcontroladores para el desarrollo de sistemas embebidos conectados. TIPO: Conocimientos o contenidos

C6 - Adquirir un conocimiento sólido sobre los fundamentos de los sensores inalámbricos y su aplicación en los sistemas de comunicación predominantes en redes de sensores inalámbricos, así como comprender su operativa y uso en diversos entornos. TIPO: Conocimientos o contenidos

CP1 - Conocer y utilizar las diversas características de las redes inalámbricas de sensores, así como la gestión y aplicación de diferentes soluciones de comunicaciones y encaminamiento. TIPO: Competencias

CP2 - Comprender los elementos implicados y los procesos que tienen lugar en las distintas tecnologías que integran los actuales sistemas de comunicación. TIPO: Competencias

CP3 - Comprender, diseñar, aplicar e interconectar los diferentes elementos, procesos y arquitecturas que tienen lugar en los actuales sistemas multimedia TIPO: Competencias

CP4 - Conocer y comprender los sistemas en tiempo real y saber aplicarlos dentro del área de las Comunicaciones Industriales y de los sistemas de información. TIPO: Competencias

CP5 - Implementar soluciones basadas en microprocesadores y microcontroladores que integren sistemas de comunicación avanzados. TIPO: Competencia

CP6 - Explorar y comprender la interacción y aplicación de los procesos y dispositivos que facilitan las comunicaciones inalámbricas. TIPO: Competencias

H1 - Ser capaz de diseñar y aplicar configuraciones de red utilizando las propiedades de un sistema operativo, así como diagnosticar y resolver problemas asociados con dichas configuraciones. TIPO: Habilidades o destrezas

H2 - Ser capaz de entender, comprender, identificar, diseñar y aplicar las diferentes arquitecturas Web a diferentes entornos de información y comunicación. TIPO: Habilidades o destrezas

H3 - Comprender, diseñar y aplicar la programación de sistemas en tiempo real para resolver problemas en sistemas de información y comunicación. TIPO: Habilidades o destrezas

H4 - Dominar los recursos y sistema de búsqueda y extracción de información en investigación tecnológica como son las bibliotecas y las bases de datos electrónicas, así como otros recursos digitales y en Internet. TIPO: Habilidades o destrezas

H5 - Aprender a programar los microprocesadores y microcontroladores en sistemas embebidos y diferentes ambientes industriales. TIPO: Habilidades o destrezas

H6 - Comprender, diseñar y aplicar soluciones de bajo consumo para redes de sensores inalámbricos en distintos entornos. TIPO: Habilidades o destrezas

Competencias opcionales

CO7 / CG13 - Comprender los procesos de microfabricación utilizados en la producción de dispositivos semiconductores y circuitos integrados

CO8 / CG14 - Aprender técnicas de diseño para la implementación de circuitos complejos en un solo chip

## CONTENIDOS

### SYLLABUS / TEMARIO

#### ENGLISH

The subject *Microelectronics* is structured into **four official blocks**, in accordance with the verified Master's Degree syllabus:

#### •BLOCK 1. FUNDAMENTALS OF MICROELECTRONICS

- Historical evolution of microelectronics
- Introduction to microelectronics
- Classification of materials
- Semiconductor substrates
- Semiconductor crystals

#### •BLOCK 2. MAIN TECHNOLOGICAL PROCESSES IN MICROELECTRONICS

- Introduction
- Crystal growth
- Manufacturing processes: Diffusion

- Manufacturing processes: Thermal oxidation
- Manufacturing processes: Ion implantation
- Manufacturing processes: Rapid Thermal Processing (RTP)
- Thin-film deposition
- BLOCK 3. INTEGRATED CIRCUIT TECHNOLOGIES**
- Photolithography
- Photoresists and non-optical lithography techniques
- Vacuum technology and plasma processes
- Etching techniques
- BLOCK 4. DESIGN OF DIGITAL INTEGRATED CIRCUITS**
- Packaging techniques
- System packaging: levels of integration
- Interconnections in printed circuit boards
- Modular assembly
- Environmental and electrical considerations

## ESPAÑOL

La asignatura *Microelectrónica* se estructura en **cuatro bloques oficiales**, de acuerdo con el temario recogido en la memoria verificada del máster:

- BLOQUE 1. FUNDAMENTOS DE MICROELECTRÓNICA**
- Evolución histórica de la microelectrónica
- Introducción a la microelectrónica
- Clasificación de materiales
- Sustratos semiconductores
- Cristales semiconductores
- BLOQUE 2. PRINCIPALES PROCESOS TECNOLÓGICOS EN MICROELECTRÓNICA**
- Introducción
- Crecimiento cristalino
- Procesos de fabricación: difusión
- Procesos de fabricación: oxidación térmica
- Procesos de fabricación: implantación iónica
- Procesos de fabricación: Rapid Thermal Processing (RTP)
- Deposición de capa fina
- BLOQUE 3. TECNOLOGÍAS DE CIRCUITOS INTEGRADOS**
- Fotolitografía
- Fotorresinas y técnicas litográficas no ópticas
- Tecnología de vacío y procesos plasma

- Técnicas de grabado
- BLOQUE 4. DISEÑO DE CIRCUITOS INTEGRADOS DIGITALES**
- Técnicas de encapsulado
- Encapsulado de sistemas: niveles de integración
- Interconexiones en placas de circuito impreso
- Ensamblado modular
- Consideraciones ambientales y eléctricas

## BLOCK 1. FUNDAMENTALS OF MICROELECTRONICS / BLOQUE 1. FUNDAMENTOS DE MICROELECTRÓNICA

### ENGLISH

This block establishes the **foundational physical and device-level principles of modern microelectronics**. It introduces the historical evolution of semiconductor technology and develops the theoretical basis required to understand the physical behavior of semiconductor materials and elementary devices.

The official foundational contents of this block are:

- Historical evolution of microelectronics
- Introduction to microelectronics
- Classification of materials
- Semiconductor substrates
- Semiconductor crystals

This block provides the conceptual basis required to understand the technological fabrication processes addressed in Block 2 and the integrated circuit implementation perspectives developed in the subsequent blocks.

### ESPAÑOL

Este bloque establece los **principios físicos fundamentales y la base a nivel dispositivo de la microelectrónica moderna**. Introduce la evolución histórica de la tecnología de semiconductores y desarrolla la base teórica necesaria para comprender el comportamiento físico de los materiales semiconductores y de los dispositivos elementales.

Los contenidos oficiales fundamentales de este bloque son:

- Evolución histórica de la microelectrónica
- Introducción a la microelectrónica
- Clasificación de materiales
- Sustratos semiconductores
- Cristales semiconductores

Este bloque proporciona la base conceptual necesaria para comprender los procesos tecnológicos de fabricación abordados en el Bloque 2 y las perspectivas de implementación

de circuitos integrados desarrolladas en los bloques posteriores.

## BLOCK 2. MAIN TECHNOLOGY PROCESSES IN MICROELECTRONICS / BLOQUE 2. PRINCIPALES PROCESOS TECNOLÓGICOS EN MICROELECTRÓNICA

### ENGLISH

This block develops the **main technological processes used in semiconductor manufacturing and integrated circuit fabrication**. It introduces the sequence of material transformations and process steps required to convert semiconductor substrates into electrically functional devices.

The official foundational contents of this block are:

- Introduction
- Crystal growth
- Manufacturing processes: Diffusion
- Manufacturing processes: Thermal oxidation
- Manufacturing processes: Ion implantation
- Manufacturing processes: Rapid Thermal Processing (RTP)
- Thin-film deposition

This block provides the technological bridge between the semiconductor materials and device-physics concepts introduced in Block 1 and the integrated circuit technologies developed in Blocks 3 and 4.

### ESPAÑOL

Este bloque desarrolla los **principales procesos tecnológicos utilizados en la fabricación de semiconductores y circuitos integrados**. Introduce la secuencia de transformaciones materiales y etapas de proceso necesarias para convertir sustratos semiconductores en dispositivos eléctricamente funcionales.

Los contenidos oficiales fundamentales de este bloque son:

- Introducción
- Crecimiento cristalino
- Procesos de fabricación: difusión
- Procesos de fabricación: oxidación térmica
- Procesos de fabricación: implantación iónica
- Procesos de fabricación: Rapid Thermal Processing (RTP)
- Deposición de capa fina

Este bloque constituye el puente tecnológico entre los conceptos de materiales semiconductores y física de dispositivos introducidos en el Bloque 1 y las tecnologías de circuitos integrados desarrolladas en los Bloques 3 y 4.

### BLOCK 3. TECHNOLOGIES OF INTEGRATED CIRCUITS / BLOQUE 3. TECNOLOGÍAS DE CIRCUITOS INTEGRADOS

#### ENGLISH

This block develops the **core technological modules that enable the physical realization of integrated circuits through pattern definition, plasma-assisted processing, material removal, and feature-transfer techniques.**

The official foundational contents of this block are:

- Photolithography
- Photoresists and non-optical lithography techniques
- Vacuum technology and plasma processes
- Etching techniques

This block provides the technological bridge between the semiconductor fabrication processes introduced in Block 2 and the layout-aware, variability-sensitive, and manufacturability-oriented integrated circuit implementation perspectives that culminate in Block 4.

#### ESPAÑOL

Este bloque desarrolla los **módulos tecnológicos esenciales que permiten la realización física de circuitos integrados mediante definición de patrones, procesos asistidos por plasma, eliminación selectiva de material y técnicas de transferencia geométrica.**

Los contenidos oficiales fundamentales de este bloque son:

- Fotolitografía
- Fotorresinas y técnicas litográficas no ópticas
- Tecnología de vacío y procesos plasma
- Técnicas de grabado

Este bloque constituye el puente tecnológico entre los procesos de fabricación de semiconductores introducidos en el Bloque 2 y las perspectivas de implementación de circuitos integrados sensibles al *layout*, a la variabilidad y a la fabricabilidad que culminan en el Bloque 4.

### BLOCK 4. DESIGN OF DIGITAL INTEGRATED CIRCUITS / BLOQUE 4. DISEÑO DE CIRCUITOS INTEGRADOS DIGITALES

#### ENGLISH

This block constitutes the **design-oriented culmination of the course**, where semiconductor technology knowledge is translated into the implementation of digital integrated circuits and system-level physical realization.

The official foundational contents of this block are:

- Packaging techniques
- System packaging: levels of integration
- Interconnections in printed circuit boards
- Modular assembly
- Environmental and electrical considerations

This block integrates the material, process, and technology perspectives developed in the previous blocks into a unified digital microelectronic system implementation workflow.

## ESPAÑOL

Este bloque constituye la **culminación orientada al diseño de la asignatura**, donde el conocimiento sobre tecnología de semiconductores se traduce en la implementación de circuitos integrados digitales y en su realización física a nivel sistema.

Los contenidos oficiales fundamentales de este bloque son:

- Técnicas de encapsulado
- Encapsulado de sistemas: niveles de integración
- Interconexiones en placas de circuito impreso
- Ensamblado modular
- Consideraciones ambientales y eléctricas

Este bloque integra las perspectivas de materiales, proceso y tecnología desarrolladas en los bloques anteriores dentro de un flujo unificado de implementación de sistemas microelectrónicos digitales.

## METODOLOGÍA

### ENGLISH

The subject is delivered according to the **UNED distance learning model**, supported by the virtual learning environment and specifically designed to promote autonomous, progressive, and research-oriented learning at master's level.

The methodological design of the course follows the structured academic pathway defined in the syllabus:

**foundational theory advanced extension simulation and analysis continuous assessment integrative final design project**

This methodology allows students to progressively connect semiconductor physics, fabrication processes, integrated circuit technologies, and digital system implementation into a unified engineering workflow.

The **virtual course platform (Ágora)** provides all the resources required for this learning process, including:

- study guide and updated course planning

- block-by-block PDF theoretical materials
- advanced master-level extension documents
- simulation and laboratory guides
- discussion forums for technical questions
- continuous assessment activities (PECs)
- self-assessment resources
- support materials for the final project
- academic follow-up and tutorial communication tools

The methodology is based on a **sequential progression through the four blocks**, since each block builds naturally on the concepts and engineering reasoning developed in the previous one.

For each block, students are expected to follow a three-stage learning workflow:

### 1) Study of the foundational theoretical material

Students first study the official contents of each block through the PDF documentation specifically prepared by the teaching team.

### 2) Advanced master-level extension

Once the foundational concepts are assimilated, students deepen their understanding through advanced process-aware, design-oriented, variability-sensitive, or system-level extensions that connect the official syllabus with current industrial and research practices.

### 3) Applied simulation and engineering reasoning

Each block incorporates guided exploratory tasks that may include:

- SPICE-based device analysis
- Python-based numerical studies
- process-parameter sensitivity reasoning
- layout-aware manufacturability analysis
- HDL subsystem modeling
- package and PCB delay estimation
- system-level signoff reasoning

These activities progressively prepare students for:

- PEC 1** (integration of Blocks 1 and 2)
- PEC 2** (Block 3)
- Final Integrative Design Project** (Block 4)

The methodological objective is to train students in a realistic professional workflow based on:

**physics process geometry variability digital implementation package system**

The student's autonomous work is therefore complemented by forum interaction, guided discussions, technical debate, and academic support from the teaching team through the virtual platform.

## ESPAÑOL

La asignatura se desarrolla de acuerdo con el **modelo de enseñanza a distancia de la UNED**, apoyado en el entorno virtual de aprendizaje y específicamente diseñado para promover un aprendizaje autónomo, progresivo y orientado a investigación propio del nivel máster.

El diseño metodológico de la asignatura sigue el itinerario académico estructurado definido en los contenidos:

### **teoría base extensión avanzada simulación y análisis evaluación continua proyecto final integrador**

Esta metodología permite al estudiante conectar progresivamente la física de semiconductores, los procesos de fabricación, las tecnologías de circuitos integrados y la implementación digital de sistemas dentro de un flujo unificado de ingeniería.

La **plataforma virtual del curso (Ágora)** pone a disposición del estudiante todos los recursos necesarios para este proceso de aprendizaje, incluyendo:

- guía de estudio y planificación actualizada
- materiales teóricos en PDF organizados por bloques
- documentos avanzados de nivel máster
- guías de simulación y laboratorio
- foros de consulta técnica
- actividades de evaluación continua (PECs)
- recursos de autoevaluación
- materiales de apoyo al proyecto final
- herramientas de seguimiento académico y tutoría

La metodología se basa en una **progresión secuencial a través de los cuatro bloques**, ya que cada bloque se construye naturalmente sobre los conceptos y el razonamiento de ingeniería desarrollados en el anterior.

Para cada bloque, se espera que el estudiante siga un flujo de aprendizaje en tres etapas:

#### **1) Estudio del material teórico base**

En primer lugar, el estudiante estudia los contenidos oficiales de cada bloque mediante la documentación PDF específicamente elaborada por el equipo docente.

#### **2) Extensión avanzada de nivel máster**

Una vez asimilados los conceptos fundamentales, el estudiante profundiza mediante extensiones avanzadas orientadas a proceso, diseño, variabilidad o integración a nivel sistema, conectando el temario oficial con la práctica industrial y de investigación actual.

#### **3) Simulación aplicada y razonamiento de ingeniería**

Cada bloque incorpora actividades guiadas de exploración que pueden incluir:

- análisis de dispositivos mediante SPICE
- estudios numéricos con Python
- razonamiento de sensibilidad de parámetros de proceso
- análisis de fabricabilidad dependiente del *layout*
- modelado de subsistemas HDL
- estimación de retardos de encapsulado y PCB
- razonamiento de *signoff* a nivel sistema

Estas actividades preparan progresivamente al estudiante para:

- PEC 1** (integración de los Bloques 1 y 2)
- PEC 2** (Bloque 3)
- Proyecto Final Integrador** (Bloque 4)

El objetivo metodológico es entrenar al estudiante en un flujo profesional realista basado en:

**física proceso geometría variabilidad implementación digital encapsulado sistema**

De este modo, el trabajo autónomo del estudiante se complementa con la interacción en foros, discusiones guiadas, debate técnico y seguimiento académico por parte del equipo docente a través de la plataforma virtual.

## SISTEMA DE EVALUACIÓN

### TIPO DE PRUEBA PRESENCIAL

Tipo de examen	Examen de desarrollo
Preguntas desarrollo	6
Duración del examen	120 (minutos)
Material permitido en el examen	

#### ENGLISH

**Non-programmable calculator**

#### ESPAÑOL

**Calculadora no programable**

Criterios de evaluación

**ENGLISH**

**The in-person exam constitutes the final individual activity for validating the complete learning pathway of the course and represents 40% of the final grade. The exam has been designed as a hybrid, master's-level engineering assessment, combining:**

conceptual synthesis questions  
paper-based solvable numerical exercises  
a short applied case study focused on design review

**The assessment is not oriented toward memorization, but rather toward the student's ability to autonomously and logically connect the different layers of the subject:**

**semiconductor physics fabrication layout variability digital timing packaging PCB subsystem validation**

**The following aspects will be especially evaluated:**

ability to synthesize across different blocks  
structured technical reasoning  
methodological correctness in calculations  
justified engineering decision-making  
identification of validation risks  
design-review and sign-off style reasoning

**ESPAÑOL**

**La prueba presencial constituye la actividad individual final de validación del itinerario completo de aprendizaje de la asignatura y representa el 40% de la calificación final.**

**El examen ha sido diseñado como una prueba híbrida de ingeniería de nivel máster, combinando:**

preguntas conceptuales de síntesis  
ejercicios numéricos resolubles en papel  
un mini-caso aplicado de revisión de diseño

**La prueba no se orienta a la memorización, sino a la capacidad del estudiante para conectar de forma autónoma y razonada los diferentes niveles de la asignatura:**

**física de semiconductores fabricación variabilidad de layout temporización digital encapsulado PCB validación de subsistema**

**Se evaluará especialmente:**

capacidad de síntesis entre bloques  
razonamiento técnico estructurado  
corrección metodológica en cálculos  
toma de decisiones de ingeniería justificadas  
identificación de riesgos de validación  
razonamiento tipo *design review* y *signoff*

% del examen sobre la nota final

40

Nota del examen para aprobar sin PEC  
 Nota máxima que aporta el examen a la calificación final sin PEC 4  
 Nota mínima en el examen para sumar la PEC 4  
 Comentarios y observaciones

**ENGLISH**

**The exam is structured into three parts:**

**Part A —Conceptual synthesis (30%)**

3 questions ×10% each

connection between blocks 1–4

assessment of transversal understanding

**Part B —Numerical exercises (40%)**

2 problems ×20% each

**Part C —Design mini-case (30%)**

1 applied scenario

**ESPAÑOL**

**El examen se estructura en tres partes:**

**Parte A —Síntesis conceptual (30%)**

3 preguntas ×10%

conexión entre los bloques 1–4

verificación de comprensión transversal

**Parte B —Ejercicios numéricos (40%)**

2 problemas ×20%

**Parte C —Mini-caso de diseño (30%)**

1 escenario aplicado

**CARACTERÍSTICAS DE LA PRUEBA PRESENCIAL Y/O LOS TRABAJOS**

Requiere Presencialidad Si

Descripción

**ENGLISH**

The in-person exam constitutes the final individual validation of the complete continuous assessment learning pathway, complementing the prior evidence developed in:

**PEC 1 (15%)**

**PEC 2 (15%)**

**Final Integrative Project (25%)**

**Participation in Learning Platforms and Technical Forums (5%)**

together with the:

**In-person exam (40%)**

The complete assessment sequence follows the professional workflow of microelectronics engineering:

physics process layout digital subsystem packaging PCB validation sign-off

**ESPAÑOL**

La prueba presencial constituye la validación individual final del itinerario completo de evaluación continua, complementando las evidencias previas desarrolladas en:

**PEC 1 (15%)**

**PEC 2 (15%)**

**Proyecto Final Integrador (25%)**

**Participación en Plataformas de Aprendizaje y Foros Técnicos (5%)**

junto con el propio:

**Examen presencial (40%)**

La secuencia completa de evaluación sigue el flujo profesional de ingeniería microelectrónica:

física proceso layout subsistema digital encapsulado PCB validación signoff

Criterios de evaluación

**ENGLISH**

**The student's ability will be assessed in terms of:**

integrating knowledge across the four course blocks  
 applying quantitative reasoning on paper  
 justifying design decisions  
 identifying technological and physical constraints  
 connecting timing, packaging, and validation aspects  
 system-level reasoning with a sign-off oriented approach

**ESPAÑOL**

**Se valorará la capacidad del estudiante para:**

integrar conocimientos de los cuatro bloques  
 aplicar razonamiento cuantitativo en papel  
 justificar decisiones de diseño  
 identificar restricciones tecnológicas y físicas  
 conectar temporización, encapsulado y validación  
 razonar a nivel sistema con enfoque de *signoff*

Ponderación de la prueba presencial y/o los trabajos en la nota final 40%

Fecha aproximada de entrega

According to the official UNED exam schedule / Según calendario oficial de exámenes UNED

Comentarios y observaciones

**ENGLISH**

**Passing the course requires a coherent progression across:**

continuous assessment  
 integrative project  
 individual in-person validation  
**in such a way that the student demonstrates competence both in guided applied work and in autonomous individual problem-solving under time constraints.**

**ESPAÑOL**

**La superación de la asignatura requiere una progresión coherente entre:**

evaluación continua  
 proyecto integrador  
 validación individual presencial  
**de forma que el estudiante demuestre competencia tanto en el trabajo aplicado guiado como en la resolución autónoma individual en tiempo limitado.**

**PRUEBAS DE EVALUACIÓN CONTINUA (PEC)**

¿Hay PEC?

Si, PEC no presencial

Descripción

**ENGLISH**

The course includes two mandatory non-presential Continuous Assessment Activities (PECs), designed as progressive engineering milestones fully aligned with the four-block methodology of the subject.

**PEC 1 –Semiconductor Physics, Process Engineering, and Device Performance**

**Weight: 15% of the final grade**

**Blocks covered: Block 1 + Block 2**

**Recommended duration: 2 weeks**

This first PEC is structured as an evidence-based simulation and engineering analysis assignment, where students must connect:

semiconductor physics fabrication parameters electrical behavior variability engineering decision

The activity combines Python-based numerical studies, optional SPICE validation, first-order Monte Carlo estimation, and concise DTCO-oriented technical reasoning.

Students must compare alternative CMOS process flows and justify the best process-device option under threshold, leakage, delay, and yield constraints.

**PEC 2 –Layout-Centric Manufacturability, Variability, and Yield Analysis**

**Weight: 15% of the final grade**

**Blocks covered: Block 3**

**Recommended duration: 2 weeks**

This second PEC is designed as a layout-centric exploratory signoff study, where students progressively translate fabrication-driven geometric perturbations into:

electrical impact

parasitic variability

timing dispersion

reliability drift

DFM risk

projected yield

The workflow follows:

technology geometry parasitics variability yield layout optimization

Students work through structured Python notebook analyses and must provide a final manufacturability-performance trade-off recommendation.

**ESPAÑOL**

La asignatura incluye dos Pruebas de Evaluación Continua no presenciales obligatorias, diseñadas como hitos progresivos de ingeniería totalmente alineados con la metodología de los cuatro bloques.

**PEC 1 –Física de semiconductores, ingeniería de proceso y comportamiento del dispositivo**

**Ponderación: 15% de la nota final**

**Bloques cubiertos: Bloque 1 + Bloque 2**

**Duración recomendada: 2 semanas**

Esta primera PEC se estructura como una actividad de simulación y análisis de ingeniería basada en evidencias, en la que el estudiante debe conectar: física de semiconductores parámetros de fabricación comportamiento eléctrico variabilidad decisión de ingeniería

La actividad combina estudios numéricos con Python, validación opcional con SPICE, estimaciones Monte Carlo de primer orden y razonamiento técnico orientado a DTCO.

El estudiante deberá comparar flujos alternativos de fabricación CMOS y justificar la mejor opción proceso-dispositivo bajo restricciones de umbral, fugas, retardo y *yield*.

**PEC 2 –Fabricabilidad centrada en layout, variabilidad y análisis de yield**

**Ponderación: 15% de la nota final**

**Bloques cubiertos: Bloque 3**

**Duración recomendada: 2 semanas**

Esta segunda PEC se diseña como un estudio exploratorio de *signoff* centrado en layout, en el que el estudiante traduce progresivamente perturbaciones geométricas inducidas por fabricación en:

impacto eléctrico

variabilidad parásita

dispersión temporal

deriva de fiabilidad

riesgo DFM

*yield* proyectado

**El flujo de trabajo sigue la secuencia:**

**tecnología geometría parásitos variabilidad yield optimización de layout**

**El estudiante trabajará mediante análisis estructurados en *Python notebooks* y deberá proporcionar una recomendación final de compromiso entre fabricabilidad y prestaciones.**

Criterios de evaluación

**ENGLISH****Particular emphasis will be placed on:**

technical correctness of the employed models

quality of tables, figures, and visualizations

rigorous interpretation of results

ability to justify engineering decisions

sensitivity to variability and yield considerations

clarity of the professional engineering narrative

consistency between assumptions, obtained results, and the final recommendation

**In PEC 1, special emphasis is placed on the reasoning workflow:**

**physics process device DTCO**

**In PEC 2, special emphasis is placed on the reasoning workflow:**

**layout variability reliability DFM yield signoff**

**ESPAÑOL****Se valorará especialmente:**

corrección técnica de los modelos empleados

calidad de tablas, figuras y visualizaciones

interpretación rigurosa de resultados

capacidad de justificar decisiones de ingeniería

sensibilidad a variabilidad y *yield*

claridad de la narrativa profesional

coherencia entre hipótesis, resultados y recomendación final

**En PEC 1 se enfatiza el razonamiento:**

**physics process device DTCO**

**En PEC 2 se enfatiza el razonamiento:**

**layout variability reliability DFM yield signoff**

Ponderación de la PEC en la nota final

Total PECs: 30%; PEC 1: 15%; PEC 2: 15%

Fecha aproximada de entrega

PEC 1: weeks 5–6; PEC 2: weeks 9–10  
(Exact date in the virtual course) / PEC 1:  
semanas 5–6; PEC 2: semanas 9–10 (Fecha  
exacta en el curso virtual)

Comentarios y observaciones

**ENGLISH**

The PECs constitute the primary evidence of the course's progressive applied learning pathway and prepare students for:

the **Final Integrative Project**

the **Final On-site Examination**

**system-level signoff-oriented reasoning**

The pedagogical sequence is established as follows:

**PEC 1 device and process**

**PEC 2 layout and manufacturability**

**Final Project digital implementation and system integration**

The successful completion of both PECs significantly facilitates preparation for the final examination and consolidates the transition from semiconductor physics to advanced microelectronic design decision-making.

**ESPAÑOL**

Las PECs constituyen la evidencia principal del aprendizaje aplicado progresivo de la asignatura y preparan al estudiante para:

el **Proyecto Final Integrador**

la **Prueba Presencial**

el razonamiento de *signoff* a nivel sistema

La secuencia pedagógica queda establecida como:

**PEC 1 dispositivo y proceso**

**PEC 2 layout y fabricabilidad**

**Proyecto Final implementación digital y sistema**

La superación satisfactoria de ambas PECs facilita la preparación del examen final y consolida la transición desde la física de semiconductores hasta la toma de decisiones de diseño microelectrónico avanzada.

**OTRAS ACTIVIDADES EVALUABLES**

¿Hay otra/s actividad/es evaluable/s? Si, no presencial

Descripción

**ENGLISH**

This section includes two complementary assessment activities that reinforce the professional and collaborative dimension of the course:

**1) Final Integrative Design Project (25%)**

The course culminates in a Final Integrative Design Project, conceived as the capstone professional activity of the subject and fully aligned with the advanced learning outcomes developed across the four blocks.

This activity is structured as a home-feasible digital microelectronic system realization challenge, where students must design, validate, and justify a deployable digital subsystem prototype using an:

HDL simulation FPGA-oriented validation system-signoff workflow

The project synthesizes the complete engineering pathway of the course:

semiconductor physics process engineering fabrication technologies layout constraints HDL subsystem design package PCB FPGA validation manufacturability signoff

**2) Participation in Learning Platforms and Technical Forums (5%)**

This activity promotes continuous technical engagement throughout the semester through regular participation in specialized discussion forums linked to the four content blocks.

Students are expected to contribute evidence-based reflections, technical questions, simulation interpretations, manufacturability discussions, HDL implementation comments, and signoff-oriented engineering reasoning.

The objective is to strengthen the ability to communicate design decisions using professional microelectronics terminology and collaborative engineering judgment.

**ESPAÑOL**

Este apartado incluye dos actividades evaluables complementarias que refuerzan la dimensión profesional y colaborativa de la asignatura:

**1) Proyecto Final Integrador (25%)**

La asignatura culmina con un Proyecto Final Integrador, concebido como la actividad profesional de síntesis de la asignatura y plenamente alineado con los resultados de aprendizaje avanzados desarrollados a lo largo de los cuatro bloques.

Esta actividad se estructura como un reto de realización de un sistema microelectrónico digital viable desde casa, en el que el estudiante debe diseñar, validar y justificar un prototipo desplegable de subsistema digital mediante un flujo:

HDL simulación validación orientada a FPGA signoff a nivel sistema

El proyecto sintetiza toda la cadena de ingeniería de la asignatura:

física de semiconductores ingeniería de proceso tecnologías de fabricación restricciones de layout diseño HDL encapsulado PCB validación FPGA fabricabilidad signoff

**2) Participación en Plataformas de Aprendizaje y Foros Técnicos (5%)**

Esta actividad promueve la implicación técnica continuada durante todo el semestre mediante la participación regular en foros especializados asociados a los cuatro bloques de contenido.

Se espera que el estudiante aporte reflexiones fundamentadas, preguntas técnicas, interpretación de simulaciones, discusiones sobre fabricabilidad, comentarios sobre implementación HDL y razonamiento de ingeniería orientado al *signoff*.

El objetivo es reforzar la capacidad de comunicar decisiones de diseño utilizando terminología profesional propia de la microelectrónica y criterio colaborativo de ingeniería.

Criterios de evaluación

**ENGLISH**

**The following aspects will be particularly valued across both activities:**

technical rigor and professional coherence

ability to integrate previous blocks

quality of engineering justification

clarity of technical communication

use of precise microelectronics terminology

signoff-oriented decision maturity

**For the Final Project, particular emphasis is placed on:**

**specification HDL timing package PCB FPGA validation signoff**

**For forum participation, the professional reasoning workflow emphasized is:**

**question evidence trade-off recommendation**

**ESPAÑOL**

**En ambas actividades se valorará especialmente:**

rigor técnico y coherencia profesional

capacidad de integrar bloques previos

calidad de la justificación de ingeniería

claridad de la comunicación técnica

uso preciso de terminología microelectrónica

madurez en la toma de decisiones orientada al *signoff*

**En el Proyecto Final se enfatiza especialmente el flujo:**

**specification HDL timing package PCB FPGA validation signoff**

**En la participación en foros se enfatiza el flujo profesional:**

**question evidence trade-off recommendation**

Ponderación en la nota final

Final Integrative Design Project (25%) + Participation in Learning Platforms and Technical Forums (5%) // Proyecto Final Integrador (25%) + Participación en Plataformas de Aprendizaje y Foros Técnicos (5%)

Fecha aproximada de entrega

Last 3 weeks of the semester. The exact date will be posted on the online course platform. / Últimas 3 semanas del semestre. La fecha exacta se publicará en el curso virtual.

Comentarios y observaciones

#### **ENGLISH**

**Together, these activities strengthen the transition from individual technical execution to professional collaborative engineering reasoning.**

**The Final Project acts as the capstone deployment-oriented validation milestone, while forum participation reinforces the sustained reflective and discussion-based dimension of the course.**

**Both activities naturally prepare students for the final on-site examination and consolidate professional communication skills expected in modern digital microelectronics teams.**

#### **ESPAÑOL**

**En conjunto, estas actividades refuerzan la transición desde la ejecución técnica individual hacia el razonamiento colaborativo profesional de ingeniería.**

**El Proyecto Final actúa como el hito final de validación orientado al despliegue, mientras que la participación en foros refuerza la dimensión reflexiva y de discusión técnica sostenida durante el curso.**

**Ambas actividades preparan de forma natural la prueba presencial final y consolidan las competencias de comunicación profesional propias de equipos modernos de microelectrónica digital.**

**¿CÓMO SE OBTIENE LA NOTA FINAL?**

**ENGLISH**

The final grade is obtained through the weighted combination of the five assessment milestones of the course:

**PEC 1:** 15%

**PEC 2:** 15%

**Final Integrative Design Project:** 25%

**Final On-site Examination:** 40%

**Participation in Learning Platforms and Technical Forums:** 5%

**Minimum requirements**

To ensure progressive, balanced, and professionally coherent competence acquisition, the following minimum requirements are established:

A **minimum score of 4.0/10 in the Final On-site Examination** is required for the continuous assessment activities to be added to the final grade.

A **minimum score of 5.0/10 in each continuous assessment activity (PEC 1, PEC 2, Final Integrative Design Project, and Forum Participation)** is required for that activity to be considered as passed.

Continuous assessment grades that have been passed ( **5.0/10**) will be **retained for all official examination sessions within the same academic year.**

If one continuous assessment activity is not passed, only the passed continuous activities will be retained and added when the exam minimum is met.

**Final grade calculation**

If the exam grade is below 4.0/10:

**Final Grade = 0.40 ·Exam**

If the exam grade is equal to or above 4.0/10:

**Final Grade = 0.15 ·PEC1 + 0.15 ·PEC2 + 0.25 ·Final Project + 0.05 ·Forum Participation + 0.40 ·Exam**

**Important observation**

The final grade reflects the complete professional learning workflow of the subject:

device physics process layout digital implementation package PCB FPGA validation collaborative engineering discussion signoff

**This grading model ensures that the student demonstrates:**

continuous engineering competence development

collaborative technical communication maturity

evidence-based design reasoning

final individual mastery validation

**ESPAÑOL**

La nota final se obtiene mediante la combinación ponderada de los cinco hitos de evaluación de la asignatura:

**PEC 1:** 15%

**PEC 2:** 15%

**Proyecto Final Integrador:** 25%

**Prueba Presencial: 40%**

**Participación en Plataformas de Aprendizaje y Foros Técnicos: 5%**

**Requisitos mínimos**

**Con el fin de garantizar una adquisición progresiva, equilibrada y profesionalmente coherente de competencias, se establecen los siguientes requisitos mínimos:**

Será necesario obtener una **nota mínima de 4,0/10 en la Prueba Presencial** para que se sumen las actividades de evaluación continua.

Será necesario obtener una **nota mínima de 5,0/10 en cada actividad de evaluación continua (PEC 1, PEC 2, Proyecto Final Integrador y Participación en Foros)** para que dicha actividad se considere superada.

Las calificaciones de evaluación continua superadas ( **5,0/10**) se **conservarán durante todas las convocatorias oficiales del mismo curso académico.**

Si alguna actividad de evaluación continua no estuviera superada, únicamente se conservarán y sumarán las actividades aprobadas cuando se alcance el mínimo exigido en la prueba presencial.

**Cálculo de la nota final**

**Si la nota del examen es inferior a 4,0/10:**

**Nota Final = 0,40 · Examen**

**Si la nota del examen es igual o superior a 4,0/10:**

**Nota Final = 0,15 · PEC1 + 0,15 · PEC2 + 0,25 · Proyecto Final + 0,05 · Participación en Foros + 0,40 · Examen**

**Observación importante**

**La nota final refleja el flujo completo de aprendizaje profesional de la asignatura: física de dispositivos proceso layout implementación digital encapsulado PCB validación FPGA discusión técnica colaborativa signoff**

**Este modelo de calificación garantiza que el estudiante demuestre:**

desarrollo continuo de competencias de ingeniería

madurez en la comunicación técnica colaborativa

razonamiento de diseño basado en evidencias

validación individual final del dominio de la asignatura

## **BIBLIOGRAFÍA BÁSICA**

### **ENGLISH**

The necessary materials for this subject will be provided by the teaching team.

### **ESPAÑOL**

El material necesario para esta asignatura será proporcionado por el equipo docente.

## BIBLIOGRAFÍA COMPLEMENTARIA

Horowitz, P., & Hill, W. (2015). *The art of electronics* (3rd ed.). Cambridge University Press.

Pecht, M. (2018). *Handbook of electronic package design* (M. Pecht, Ed.). CRC Press.

Rabaey, J. M. (1996). *Digital Integrated circuits: A Design Perspective*. Pearson.

## RECURSOS DE APOYO Y WEBGRAFÍA

### ENGLISH

#### Virtual platform and learning resources

The virtual course platform constitutes the central learning environment of the subject and provides all the resources required to successfully complete the progressive engineering workflow of the course.

Students will have access to:

- the official study guide
- block-specific theoretical PDF notes developed by the teaching staff
- advanced master-level extension documents for each block
- PEC statements and submission spaces
- Final Integrative Design Project documentation
- technical forums organized by block and by assessment milestone
- announcements, calendars, and milestone reminders
- complementary support material, solved examples, and methodological notes

The platform is structured to support the complete professional learning pathway of the course:

#### physics process layout digital implementation FPGA validation signoff

Specialized discussion forums will allow students to raise technical questions, discuss engineering trade-offs, and share methodological doubts related to Python analyses, HDL workflows, timing studies, manufacturability, and system-level validation.

Whenever synchronous support sessions, technical seminars, or videoconference tutorials are scheduled, they will be announced sufficiently in advance through the virtual course platform.

#### Software and practical tools

The practical and assessment activities of the course are based on software environments that can be used from home, prioritizing educational, open-source, or freely accessible solutions.

Recommended tools include:

- Python (NumPy, Pandas, Matplotlib, Jupyter Notebook)
- spreadsheets for timing and yield tables
- LTspice / ngspice (optional for PEC 1)

- Verilog or VHDL simulation tools
- Wokwi, HDL playgrounds, or vendor-lite FPGA tools
- optional entry-level FPGA boards for the final project
- lightweight waveform viewers and timing-report tools

The teaching staff will specify the recommended software environments and minimal technical requirements for each activity within the virtual course.

## ESPAÑOL

### Plataforma virtual y recursos de aprendizaje

La plataforma virtual de la asignatura constituye el entorno central de aprendizaje y proporciona todos los recursos necesarios para completar con éxito el flujo progresivo de ingeniería del curso.

El estudiante tendrá acceso a:

- la guía oficial de estudio
- PDFs teóricos específicos de cada bloque elaborados por el equipo docente
- documentos avanzados de ampliación a nivel máster para cada bloque
- enunciados de las PECs y espacios de entrega
- documentación del Proyecto Final Integrador
- foros técnicos organizados por bloque y por hito de evaluación
- avisos, calendario y recordatorios de hitos
- material complementario, ejemplos resueltos y notas metodológicas

La plataforma está estructurada para apoyar el itinerario profesional completo de aprendizaje de la asignatura:

### física proceso layout implementación digital validación FPGA signoff

Los foros especializados permitirán al estudiante plantear dudas técnicas, debatir compromisos de ingeniería y compartir cuestiones metodológicas relacionadas con análisis en Python, flujos HDL, estudios temporales, fabricabilidad y validación a nivel sistema.

Siempre que se programen sesiones síncronas de apoyo, seminarios técnicos o tutorías por videoconferencia, estas serán anunciadas con la suficiente antelación a través del curso virtual.

### Software y herramientas prácticas

Las actividades prácticas y evaluables de la asignatura se apoyan en entornos software utilizables desde casa, priorizando soluciones educativas, de código abierto o de libre acceso.

Entre las herramientas recomendadas se incluyen:

- Python (NumPy, Pandas, Matplotlib, Jupyter Notebook)
- hojas de cálculo para tablas de temporización y yield

- LTspice / ngspice (opcional para la PEC 1)
- simuladores de Verilog o VHDL
- Wokwi, entornos HDL online o herramientas ligeras de fabricantes FPGA
- placas FPGA básicas opcionales para el proyecto final
- visores de formas de onda y herramientas de timing

El equipo docente especificará en el curso virtual los entornos software recomendados y los requisitos técnicos mínimos para cada actividad.

## PRÁCTICAS DE LABORATORIO

### ENGLISH

This course includes a **distributed software-based laboratory component**, fully designed to be completed remotely from the student's home environment.

Rather than relying on conventional on-site physical laboratories, the practical methodology of the subject is structured through a progressive simulation, numerical analysis, HDL modeling, and virtual prototyping workflow, integrated into the third section of each content block.

The laboratory pathway evolves progressively throughout the course:

- Block 1:** *Simulation pathway towards PEC 1*

Semiconductor physics exploration, carrier behavior, MOS transfer analysis, and first variability studies.

- Block 2:** *Simulation and process-analysis pathway towards PEC 1*

Diffusion depth, dopant profiles, oxide-capacitance studies, RTP trade-offs, and process-aware numerical reasoning.

- Block 3:** *Simulation and layout-analysis pathway towards PEC 2*

Critical dimension sensitivity, overlay robustness, Monte Carlo variability, DFM reasoning, and yield-oriented layout studies.

- Block 4:** *HDL, simulation, and implementation pathway towards the Final Project*

HDL subsystem modeling, waveform interpretation, timing analysis, package and PCB constraints, FPGA-oriented prototyping, and system-level validation.

These laboratory activities constitute the practical engineering backbone of the course, enabling students to move from theoretical semiconductor concepts to realistic microelectronic implementation workflows.

The practical environment combines:

- Python-based numerical notebooks
- optional SPICE simulations
- HDL simulation environments
- waveform analysis tools
- timing spreadsheets

- FPGA virtual or physical prototyping flows

This methodology ensures a laboratory experience aligned with modern professional microelectronics workflows, while remaining fully compatible with distance learning.

## ESPAÑOL

Esta asignatura incluye una **componente de laboratorio distribuido basado en software**, completamente diseñada para ser realizada en remoto desde el entorno doméstico del estudiante.

En lugar de depender de laboratorios físicos presenciales convencionales, la metodología práctica de la asignatura se articula mediante un flujo progresivo de simulación, análisis numérico, modelado HDL y prototipado virtual, integrado en el tercer apartado de cada bloque de contenidos.

El itinerario de laboratorio evoluciona progresivamente a lo largo de la asignatura:

- Bloque 1:** *Simulation pathway towards PEC 1*

Exploración de física de semiconductores, comportamiento de portadores, análisis de transferencia MOS y primeros estudios de variabilidad.

- Bloque 2:** *Simulation and process-analysis pathway towards PEC 1*

Profundidad de difusión, perfiles de dopado, estudios óxido-capacitancia, compromisos RTP y razonamiento numérico orientado a proceso.

- Bloque 3:** *Simulation and layout-analysis pathway towards PEC 2*

Sensibilidad de dimensión crítica, robustez frente a overlay, variabilidad Monte Carlo, razonamiento DFM y estudios de yield orientados a layout.

- Bloque 4:** *HDL, simulation, and implementation pathway towards the Final Project*

Modelado HDL del subsistema, interpretación de formas de onda, análisis temporal, restricciones de encapsulado y PCB, prototipado orientado a FPGA y validación a nivel sistema.

Estas actividades de laboratorio constituyen la columna vertebral práctica de ingeniería de la asignatura, permitiendo al estudiante avanzar desde conceptos teóricos de semiconductores hasta flujos realistas de implementación microelectrónica.

El entorno práctico combina:

- notebooks numéricos basados en Python
- simulaciones SPICE opcionales
- entornos de simulación HDL
- herramientas de análisis de formas de onda
- hojas de cálculo de temporización
- flujos de prototipado FPGA virtual o físico

Esta metodología garantiza una experiencia de laboratorio alineada con los flujos profesionales modernos de microelectrónica, manteniendo plena compatibilidad con la

enseñanza a distancia.

## **IGUALDAD DE GÉNERO**

En coherencia con el valor asumido de la igualdad de género, todas las denominaciones que en esta Guía hacen referencia a órganos de gobierno unipersonales, de representación, o miembros de la comunidad universitaria y se efectúan en género masculino, cuando no se hayan sustituido por términos genéricos, se entenderán hechas indistintamente en género femenino o masculino, según el sexo del titular que los desempeñe.