

2005. Sep. 1

1.- Considérese una memoria caché asociativa por conjuntos, con 4 bloques por conjunto. En ella se aplica el algoritmo de reemplazamiento LRU, modificado para evitar el rebosamiento de los contadores. A cada bloque del conjunto se le asocia un contador de 2 bits. Los cuatro contadores de dos bits son  $C_0, C_1, C_2$  y  $C_3$ . En la tabla adjunta se muestra el valor de los contadores al realizar la inicialización y tres determinados accesos. Indique cuál es el valor de los contadores ( $X_0, X_1, X_2, X_3$ ) una vez realizado el acceso número 4.

Nº acceso	Acierto/Fallo	$C_0$	$C_1$	$C_2$	$C_3$	Acciones
		0	0	0	0	Inicialización
1	Fallo	0	1	1	1	Bloque 0 rellenado
2	Fallo	1	0	2	2	Bloque 1 rellenado
3	Acierto	1	0	2	2	Bloque 1 accedido
4	Acierto	$X_0$	$X_1$	$X_2$	$X_3$	Bloque 0 accedido

- A) 0 1 3 3  
 B) 0 1 2 2  
 C) 0 0 2 2  
 D) Ninguna de las anteriores.

1º acceso  $\Rightarrow$  Fallo en bloque 0  $\Rightarrow C_0 = 0$  y resto = 1

2º acceso  $\Rightarrow$  " " " 1  $\Rightarrow C_1 = 0$  y resto incremento  $\Rightarrow$   $\left. \begin{array}{l} C_0 = 1 \\ C_2 = 2 \\ C_3 = 2 \end{array} \right\}$

3º "  $\Rightarrow$  Acierto " 1  $\Rightarrow C_1 = 0$  y resto igual

4º Acceso  $\Rightarrow$  " " 0  $\Rightarrow C_0 = 0$  y resto igual  $\Rightarrow$   $\left. \begin{array}{l} C_1 = 1 \\ C_2 = 2 \\ C_3 = 2 \end{array} \right\} \Rightarrow \underline{\underline{b}}$

Pg 91 libro teoría

2005. Sep. Reserva

3.- Un sistema jerárquico de memoria tiene una memoria caché de 256 palabras, dividida en particiones de 8 palabras y con un tiempo de acceso de 10 nseg, y una memoria principal de 1024 Kpalabras con un tiempo de acceso de 100 nseg. Cuando se produce un fallo, primero se mueve el bloque completo a la memoria caché y después se lee el dato desde la caché. Si el tiempo de detección de fallo es despreciable y la tasa de acierto de la caché es del 90%, ¿cuál es el tiempo de acceso medio de este sistema?

- A) 20 nseg      B) 19 nseg      C) 90 nseg      D) Ninguna de las anteriores

$$t_a = h \cdot t_{ca} + [(1-h) \cdot t_p]$$

$\rightarrow$  Fallo  $\Rightarrow$  lee bloque de 8 palabras  $\Rightarrow 8 \times 100 \text{ nseg} = 800 \text{ nseg}$

pero después de estar el bloque en la caché

ha de enviarlo a la CPU  $\Rightarrow 10 \text{ nseg}$  más

$\Downarrow$

$$10\% \Rightarrow 800 + 10 = 810 \text{ nseg} \Rightarrow 0,1 \times 810 = 81 \text{ nseg}$$

$\rightarrow$  Acierto  $\Rightarrow 10 \text{ nseg} \rightarrow 90\% \Rightarrow 10 \times 0,9 = 9 \text{ nseg}$

$$\frac{81 \text{ nseg} + 9 \text{ nseg}}{90 \text{ nseg}} \Rightarrow \underline{\underline{e}}$$

E.U.M. 2005.1

Sep 2005

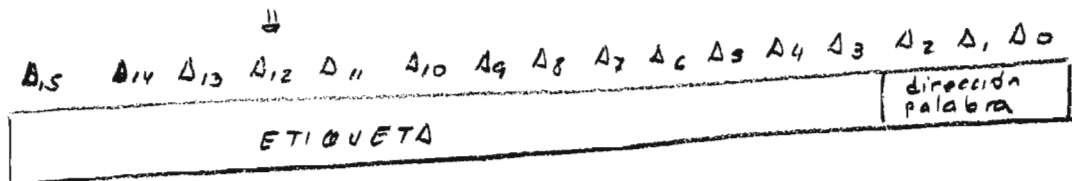
**Problema (Contestar el problema en hoja de examen aparte, no en la hoja de lectura óptica):**

Una memoria caché con correspondencia totalmente asociativa tiene 16 bloques con 8 palabras/bloque. El tamaño de la memoria principal es  $2^{16}$  palabras y la caché está inicialmente vacía. El tiempo de acceso de la caché es de 40 ns y el tiempo requerido para transferir 8 palabras entre la memoria principal y la memoria caché es de 1  $\mu$ s. Se pide:

- A) (0,5 puntos) Dar el formato de la dirección de memoria.
- B) (2,5 puntos) Calcular la tasa de acierto para un programa que ejecuta las instrucciones que están localizadas desde las posiciones de memoria que van de la 20 a la 45 y luego efectúa cuatro veces un bucle entre las posiciones de memoria 28 a 45 antes de parar. Supóngase que cuando hay un fallo, el bloque de la memoria caché se carga en 1  $\mu$ s y la primera palabra no la ve la CPU hasta que se ha cargado todo el bloque entero en la memoria caché.
- C) (1 punto) Calcular el tiempo de acceso efectivo o medio para este programa.

A) Bus dir sistema 16 bits

8 pal/bloque  $\Rightarrow 2^3 \Rightarrow 3$  bit dir palabra



B)

$A_{15}$	$A_{14}$	$A_{13}$	$A_{12}$	$A_{11}$	$A_{10}$	$A_9$	$A_8$	$A_7$	$A_6$	$A_5$	$A_4$	$A_3$	$A_2$	$A_1$	$A_0$	20 H	← Fallo $\Rightarrow$ carga bloque
0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	28 H	← Fallo $\Rightarrow$ "
0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	30 H	← Fallo $\Rightarrow$ "
0	0	0	0	0	0	0	0	0	0	1	1	1	0	0	0	38 H	← Fallo $\Rightarrow$ "
0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	40 H	← Fallo $\Rightarrow$ "
0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	45 H	← Fallo $\Rightarrow$ "

- Al pasar de la 20 a la 45 se producen 5 Fallos.
- El bucle entre la 28 y 45 y produce fallo ya que caben todas las pgs en los 16 bloques de la caché.

$$h = \frac{\text{aciertos}}{\text{aciert} + \text{fallos}} = \frac{\text{aciertos}}{\text{accesos}}$$

La 20  
↓

$$\text{accesos} \Rightarrow 45H - 20H \Rightarrow \begin{cases} 45H = 4 \cdot 16 + 5 = 69 \\ 20H = 2 \cdot 16 + 0 = 32 \end{cases} \Rightarrow (69 - 32) + 1 = 38$$

$$\text{bucle} \Rightarrow 45H - 28H \Rightarrow (69 - 40) + 1 = 30 \Rightarrow 4 \text{ veces} \Rightarrow 120 \text{ accesos}$$

$$\text{accesos total} = 120 + 38 = 158 \quad h = \frac{158 - 5}{158} = 96,83\%$$

$$C) t_a = h \cdot t_{ca} + [(1-h) \cdot t_p] = [0,9683 \cdot 40 \text{ ns}] + [(1-0,9683) \cdot [1 \mu\text{s} + 40 \text{ ns}]] = 71,702 \text{ ns}$$

Cuando fallo trae bloque 8 pal a caché (1  $\mu$ s) y luego de caché a CPU (40 ns)