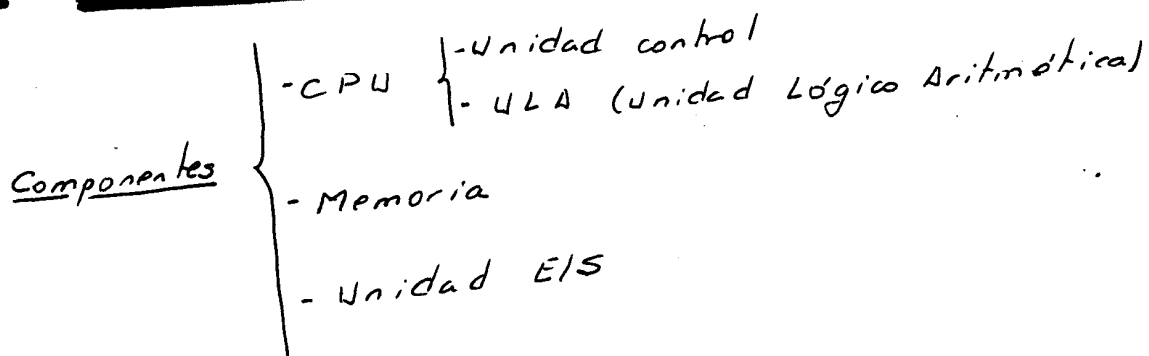


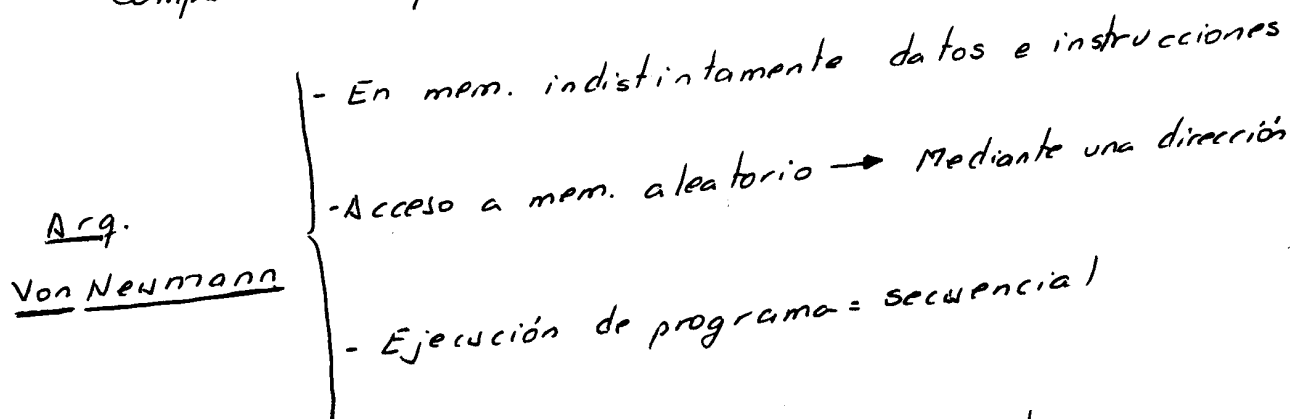
1.- Estructura de interconexión de un computador

- 1.- Componentes de un computador
- 2.- Función de un computador
- 3.- Estructuras de interconexión
- 4.- Interconexión mediante bus
- 5.- Conclusiones.

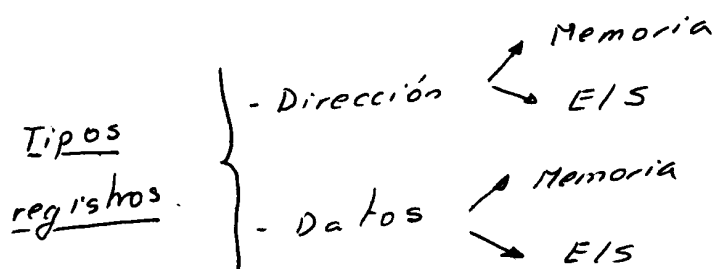
1.- Componentes de un computador



Computador soportado en arquitectura "Von Neumann"



Intercambio datos de la CPU ⇒ existen registros



2.- Función de un computador

Programa = conjunto de instrucciones y datos almacenadas en la unidad de memoria.

CPU lee y ejecuta secuencialmente las instrucciones que componen un programa

Ciclo instrucción {
- Fase o ciclo de búsqueda
- Fase o ciclo de ejecución

Ejecución de un programa = repetición cíclica de las fases de búsqueda y ejecución.

Fin programa {
- Desconexión computador
- Error irreparable
- Instrucción de terminación

Ejecución de instrucción {
1º.- PC apunta a una instrucción
2º.- Instrucción apuntada por PC a Reg. Instruc.
3º.- Se decodifica la instrucción e Increm. PC
4º.- Si se precisa buscar operandos \Rightarrow nueva fase búsqu.
5º.- Se ejecuta la instrucción
6º.- Vuelta a empezar con nueva instrucción

Operaciones de ejecución {
- Transferir datos CPU - Memoria
- " " CPU - E/S
- Procesar datos
- Control del programa

1.2.2 Ejemplo: Ejecución de una instrucción

Se considera una máquina hipotética que incluye las características especificadas en la Figura 1.5:

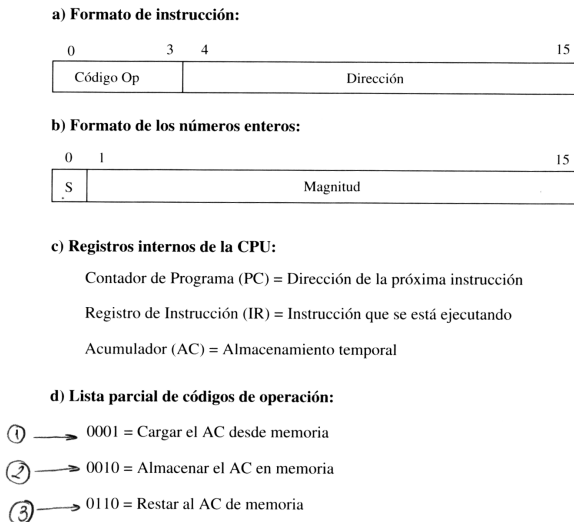


Figura 1.5: Características de un computador hipotético

La CPU contiene un acumulador (AC) que permite almacenar los datos de forma temporal. Las instrucciones como los datos tienen una longitud de 16 bits. El formato de la instrucción implica haber $2^4 = 16$ códigos de operación diferentes y hasta $2^{12} = 4.096$ (4K) palabras de memoria con direccionamiento directo, ya que en el formato de instrucción se han reservado 4 bits para la operación y 12 bits para la dirección.

La Figura 1.6 ilustra la ejecución parcial de un programa, mostrando las partes relevantes:

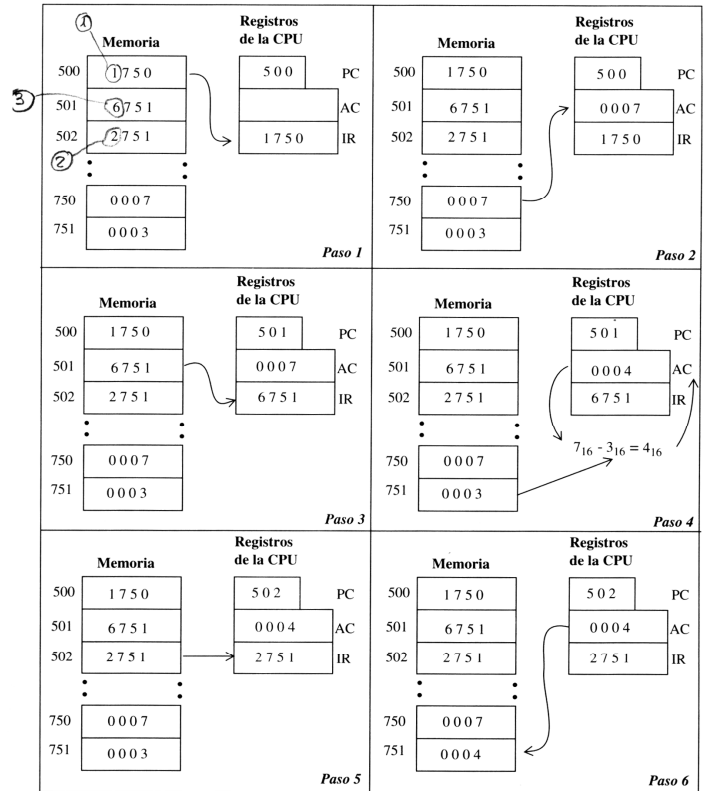


Figura 1.6: Ejemplo de ejecución de un programa

10 Estructura y Tecnología de Computadores

- 1) El contenido del contador de programa (PC) es 500_{16} , que es la dirección de la primera instrucción. El contenido de esta dirección se carga en el registro de instrucción (IR). Debe observarse que este proceso requiere la utilización del registro de dirección de memoria (MAR) y un registro de datos de memoria (MBR). Para hacer el ejemplo de ejecución del programa lo más sencillo posible se ignoran, por el momento, los contenidos de estos registros internos a la CPU.
- 2) Los 4 primeros bits de IR (0001) indican que hay que cargar el AC. Los 12 bits restantes especifican la dirección, que es 750_{16} .
- 3) Se incrementa el PC y se lee la instrucción siguiente.
- 4) Al antiguo contenido del AC, se le resta el contenido de la posición 751_{16} y el resultado se almacena en el acumulador (código de operación = 0110).
- 5) Se incrementa el PC y se lee la instrucción siguiente.
- 6) Se almacena el contenido del AC en la posición 751_{16} (código de operación = 0010).

En este ejemplo, para restar al contenido de la posición 750_{16} el contenido de la posición 751_{16} se necesitan tres ciclos de instrucción, cada uno consistente en un ciclo de búsqueda y un ciclo de ejecución. Con un conjunto de instrucciones más complejas se habrían necesitado menos ciclos. ♦

Estados
de un
ciclo
instrucción

- Cálculo de la dir. de la instrucción
- Búsqueda de la instrucción
- Decodificación " " "
- Cálculo de la dir. del operando
- Búsqueda del operando
- Operación sobre los datos
- Almacenar el resultado.

Ejecución programa \Rightarrow ejecución secuencial y sucesiva de instrucciones.

Existen interrupciones

Interrumpen ejecución secuencial

Mejoran γ en velocidad

1º.- Guardan "contexto" del programa

2º.- Cargan en el PC el vector interrupción (dirección) del programa respuesta

3.- Estructuras de interconexión

Buses = caminos

Tipos
intercambio

- Memoria \rightarrow Leer / Escribir
- Módulos E/S \rightarrow Leer / Escribir
- CPU \rightarrow Leer instrucciones y datos

Tipos transferencias

- Memoria → CPU
- CPU → Memoria
- EIS → CPU
- CPU → EIS
- EIS → Memoria
- Memoria → EIS

Estructuras interconexión a EIS

- EIS a través de CPU
- EIS " " " memoria
- EIS mediante conmutador central
- Buses de EIS

EIS a través de CPU

- Simple
- Compartición misma vía
- CPU controla la transmisión
- ↓
- Bajo P
- Interconexión económica

EIS a través de memoria

- DMA (Acceso directo a mem.)
- Módulo de mem. tiene lógica de control
- Mecanismos control complejos y poco flexibles
- Variante → arquitectura con bus de EIS

EIS con conmutador central

- Conmutador controla el acceso a mem. de CPU y EIS
- Se usa en grandes sistemas computadores

Bus de EIS

- Un conjunto de líneas compartidas por los modu.
- Simplicidad y flexibilidad
- Estándar en μ Computadores y mini Comput.

4.- Interconexión mediante bus

Bus = medio de transmisión compartido que conecta las unidades principales del computador

Funciones bus {
- Soportar la información
- Garantizar la correcta comunicación

Estructura de bus {
- Datos = camino para transferir datos \Rightarrow 8/16/32/64 o 128
Bus datos \rightarrow anchura \Rightarrow η del sistema
- Direcciones = selección de la fuente/destino de la información del bus de datos.
Bus direcciones \rightarrow anchura \Rightarrow capacidad direccionam.

Líneas {
- Control = gobierna el uso y acceso a las líneas de datos y direcciones
Bus control
Líneas típicas {
R/W \rightarrow memoria / E/S
Reconocimiento transferencia
Petición / Autorización de bus
Petición / Autorización de interrupción
Reloj
Reset

Operaciones del bus {
- Enviar datos {
- Obtener uso del bus
- Transferir datos
- Recibir datos {
- Obtener uso del bus
- Transferir petición
- Esperar recepción

Estructura jerárquica de buses → soluciona los problemas de saturación de tráfico en el bus.

Causas de la bajada de η

- Mayor nº dispositivos → mayor t. propagación
- Mayor nº solicitudes
- Diferentes naturalezas de los dispositivos conectados.

Elementos de diseño del bus

- Tipos de buses
 - Dedicados → dedicación física
 - direcc.
 - datos
 - control
 - No dedicados → "Multiplexación en el tiempo"
- Métodos arbitraje
 - Centralizado → \exists controlador del bus
 - ↳ árbitro
 - Distribuido → \nexists controlador central
- Temporización
 - Síncrona → reloj sincronización
 - Asíncrona → La ocurrencia de un suceso depende de la aparición previa de otro suceso. Los dispositivos se comunican por señales de petición/reconocimiento.
Buena en comunicación de elementos rápidos con lentos
- Anchura bus
 - ^{en} direcciones → capacidad de direccionamiento
 - ^{en} datos → η del sistema
- Transferencia de datos
 - de escritura
 - de lectura

Métodos de arbitraje

- Centralizado
- Distribuido

centralizado \Rightarrow Existe un dispositivo "controlador de bus o árbitro" encargado de gestionar el tiempo de utilización de bus.

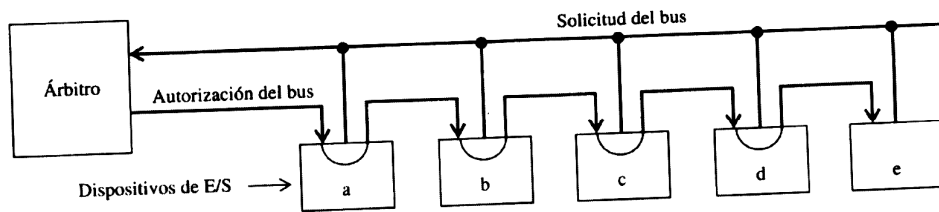


Figura 1.23: Bus con arbitraje centralizado por encadenamiento

• Estructura de encadenamiento "daisy-chaining"; cuando un dispositivo solicita el bus (activa línea de solicitud de bus) el árbitro transmite una señal de "autorización de bus" que se propaga por los dispositivos hasta llegar al primero de los dispositivos solicitantes. \Rightarrow más prioridad los dispositivos más próximos al árbitro

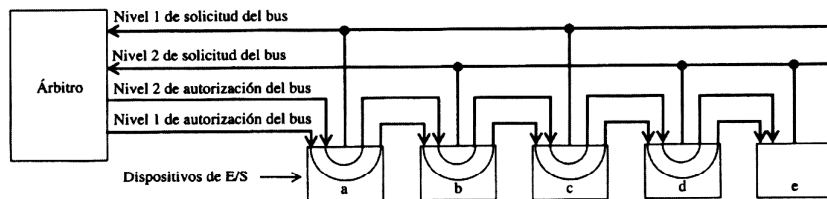


Figura 1.24: Bus con arbitraje centralizado y dos niveles de prioridad

Distribuido \Rightarrow No hay controlador de bus y cada módulo tiene una lógica de control suficiente para poder acceder al bus.

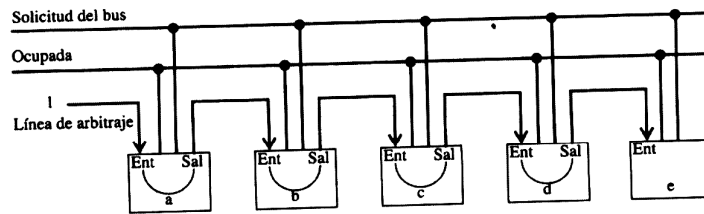


Figura 1.25: Bus con arbitraje distribuido

Cuando un dispos. solicita el bus; primero mira que la línea "Ocupada" este desactivada; momento en el que espera que tenga señal en "Ent". Cuando se cumplen ambas cosas; activa señal de "Ocupada" y corta la salida de la señal Sal, impidiendo la toma del bus a los dispositivos situados detrás de él. (similar al daisy-chaining pero sin árbitro).

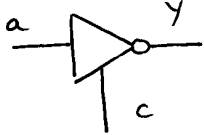
Consideraciones prácticas

Elemento principal de configuración de un bus



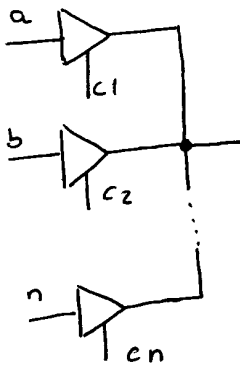
puerta triestado

Inversión triestado



c	a	y
0	x	Alta impedancia
1	0	1
1	1	0

Configuración bus } ⇒ Conexión de puertas triestado con salidas en paralelo pero "NUNCA" más de una puerta habilitada.



Tipos buses según dirección señal

- Unidireccionales
- Bidireccionales

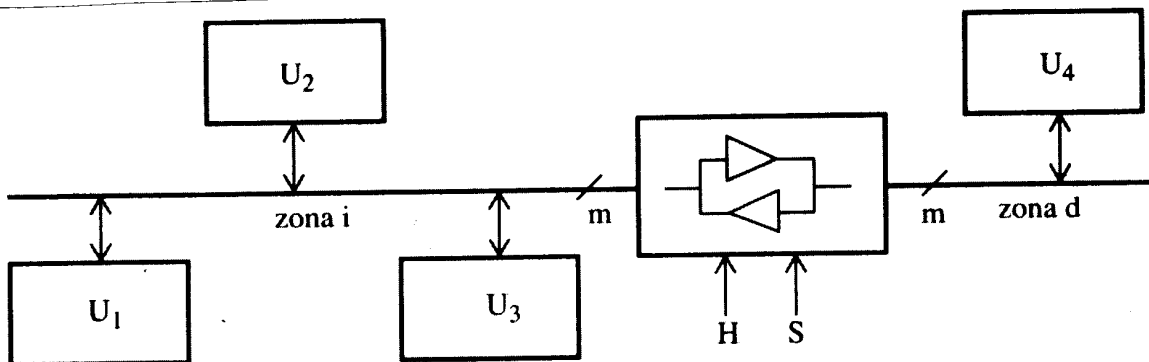
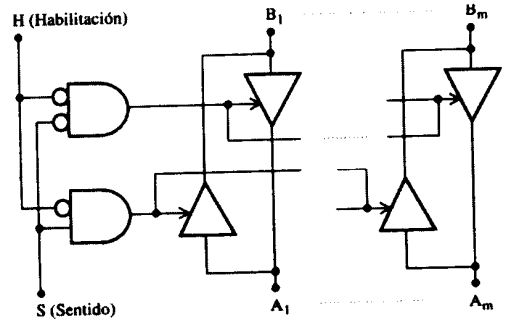


Figura 1.38: Ampliación de un bus bidireccional