

ESTRUCTURA BÁSICA DE UN COMPUTADOR

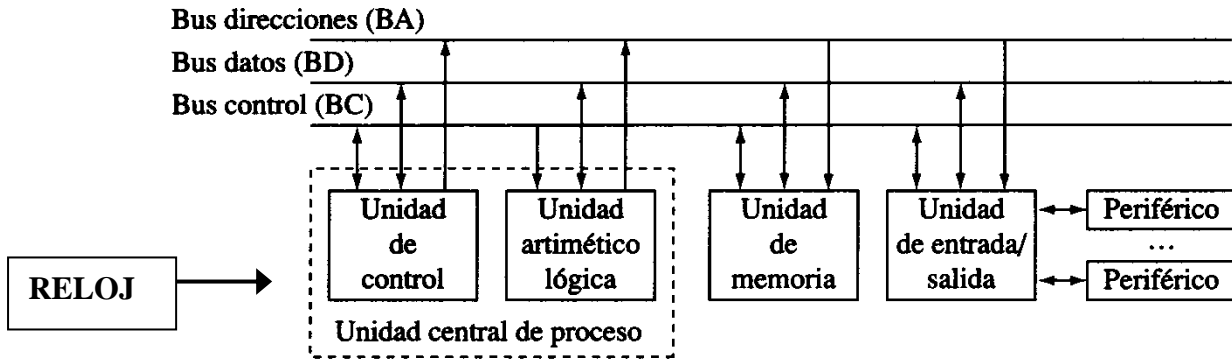


FIGURA 6.1. Estructura funcional de un computador.

ESTRUCTURA

- CPU	Unidad de control		
	ULA		
- RELOJ	Onda cuadrada		
- MEMORIA	Interna o principal	A semiconductores Acceso rápido Capacidad limitada Trabajo solo con la CPU Tamaño = ancho pal.*n° pal. $N^{\circ} \text{ pal} = 2^{\text{bus dir}}$	Lectura - t ciclo lect Escritura- t ciclo escrit t de ciclo = t entre 2 accesos
	Secundaria	Tecnologías varias: óptica/magnética Alta capacidad Acceso lento Económica	
- ULA	Banco de registros	Conjunto de reg. de trabajo	
	Operador (ALU)	Configuración de palabra N° operandos Especialidad Operaciones	serie paralelo Monádicos Diádicos Generales Específicos Lógicas Aritméticas Circulares
	Reg. estados (Flags)	Z- Cero N- Negativo C- Carry V- oVerflow P- Paridad	
- BUSES	Direcciones (DB-Data Bus) Datos (AB - Adress Bus) Control		

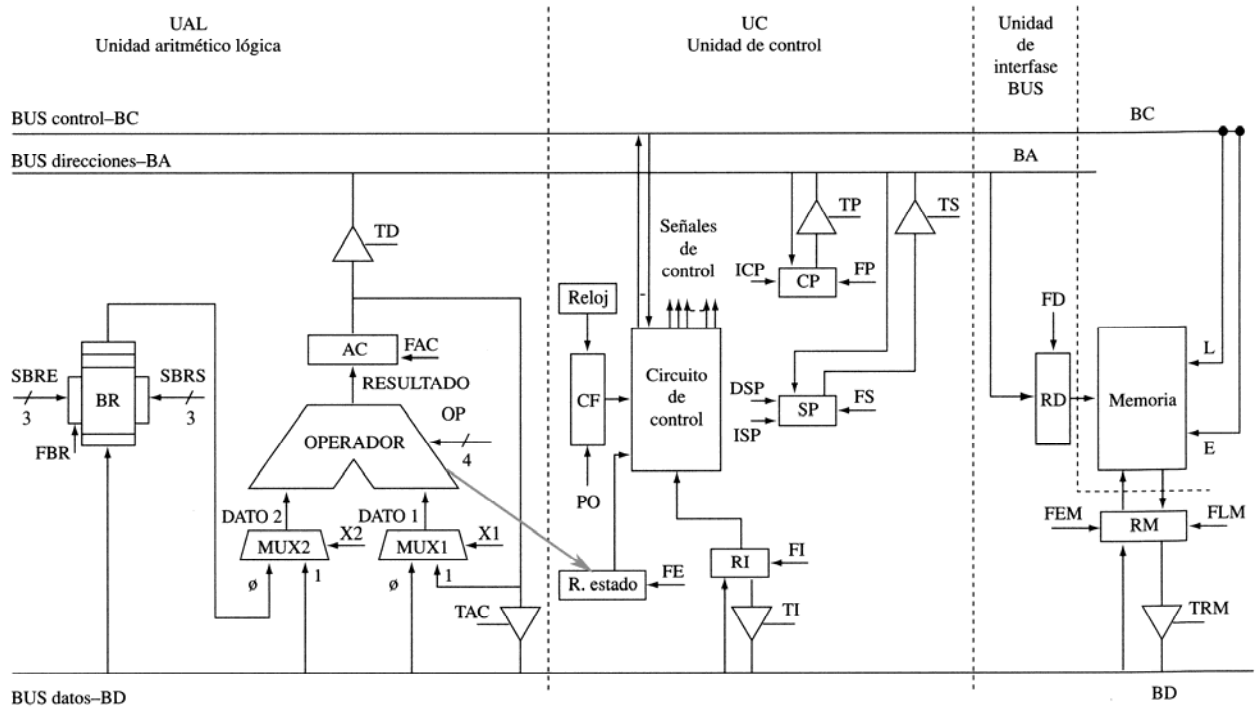


FIGURA 6.12. Estructura del computador ejemplo.

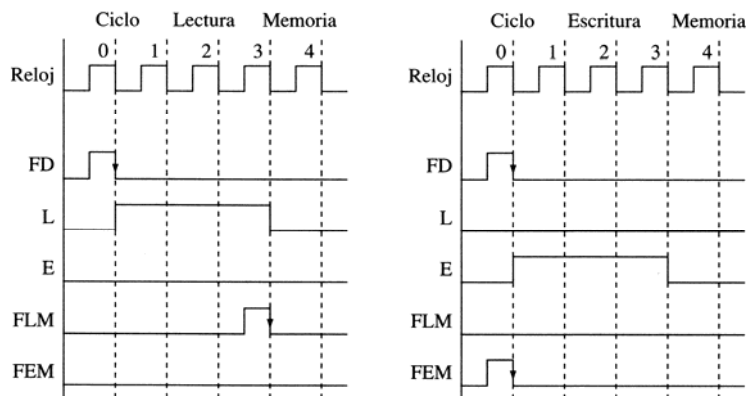


FIGURA 6.13. Cronogramas de lectura y escritura en memoria.

Señales de control

- Nivel
 - Puertas triestado
 - Señales de control operador
 - Señales RD/WR memoria
- Pulso (Flanco) (Carga de un registro)

SEÑALES DE CONTROL		
SEÑAL	FUNCIÓN	
OP	Selección de operación en la ALU (4 bits)	
X1	Selección del operando 1 de la ALU (1 ⇒ desde el Acumulador AC; 0 ⇒ desde bus datos BD)	
X2	Selección del operando 2 de la ALU (1 ⇒ desde bus datos BD; 0 ⇒ desde el Banco de Registros BR)	
TAC	Triestado para el acceso al bus de datos BD desde el Acumulador AC.	
TD	Triestado para el acceso al bus de direcciones BA desde el Acumulador AC.	
SBRS	Selección del registro de salida del Banco de Registros BR.	
SBRE	Selección del registro de entrada al Banco de Registros BR.	
FBR	Flanco de escritura WR al Banco de Registros BR.	
FAC	Flanco de escritura WR al Acumulador AC.	
FE	Flanco de escritura WR al Registro de Estados (Flags).	
PO	Reset del contador de fases CF.	
TP	Triestado para el acceso al bus de direcciones BA desde el Contador de Programa CP.	
ICP	Incremento del Contador de Programa CP.	
FP	Flanco de escritura WR al Contador de Programa CP.	
SP Stack Pointer	FS	Flanco de escritura WR al Stack Pointer SP desde el Bus de Direcciones BA.
	ICP	Incrementar el Stack Pointer SP.
	DCP	Decrementar el Stack Pointer SP.
	TS	Triestado para el acceso al bus de direcciones BA desde el Stack Pointer SP.
FI	Flanco de escritura al Registro de Instrucciones RI.	
TI	Triestado para el acceso al bus de datos BD desde el Registro de Instrucciones RI.	
FD	Flanco de escritura WR al Registro de Direcciones RD de Memoria desde bus de direcciones BA.	
FEM	Flanco de escritura WR al Registro de Memoria RM desde el interior de la Memoria.	
FLM	Flanco de lectura RD al Registro de Memoria RM desde el interior de la Memoria.	
TRM	Triestado para el acceso al bus de datos BD desde el Registro de Memoria RM.	
CF	Contador de Fases, se incrementa para realizar cada una de las operaciones elementales que componen una instrucción.	

Fases en la ejecución de una instrucción {

- *Búsqueda* ⇒ Común a todas las instrucciones.
- *Ejecución de la instrucción* ⇒ Particular para cada instrucción.

Notación {

- $A \rightarrow B$ ⇒ Transferencia de A a B
- (A) ⇒ El contenido de A.
- Operadores *constantes* precedidos por # ⇒ MOV #21,R5 ⇒ Mover el valor 21 a R5

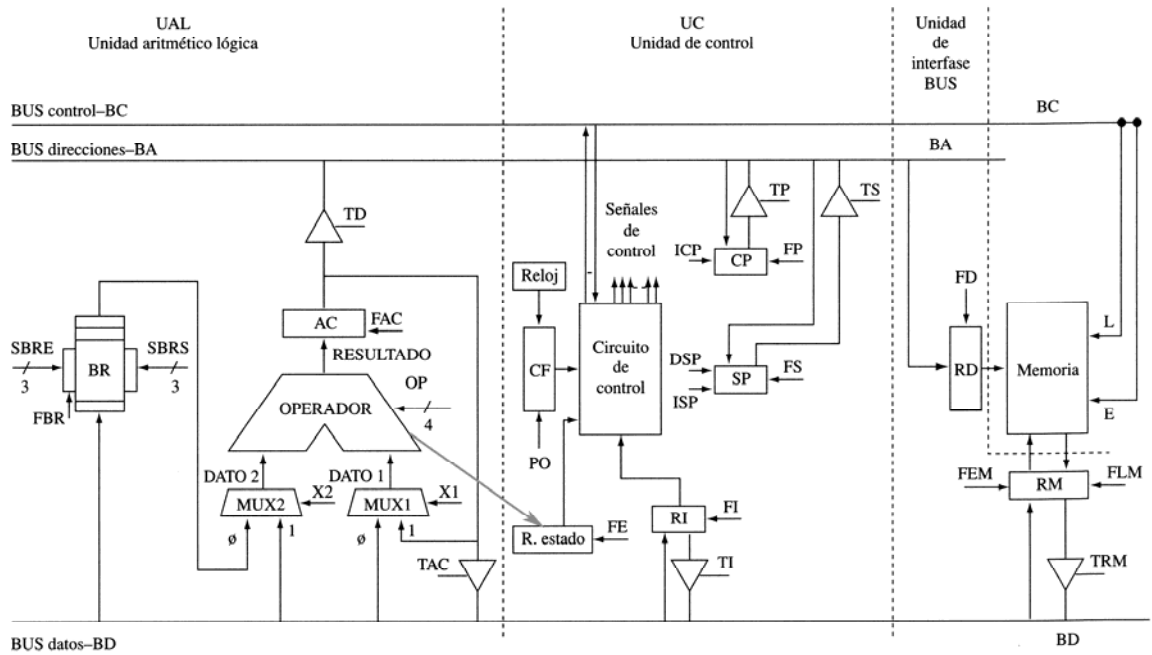


FIGURA 6.12. Estructura del computador ejemplo.

a) Fase de búsqueda (Común para todas las operaciones):

Orden	Operación	Señal accionada
1.-	(CP) → BA (BA) → RD	TP FD
2.-	Lectura de memoria	L
3.-	(RM) → BD	TRM
4.-	Incrementar PC (*)	ICP

(*) El incremento del PC se realiza al mismo tiempo que se lee la memoria y se pasa el contenido de dicha memoria al Bus de Datos

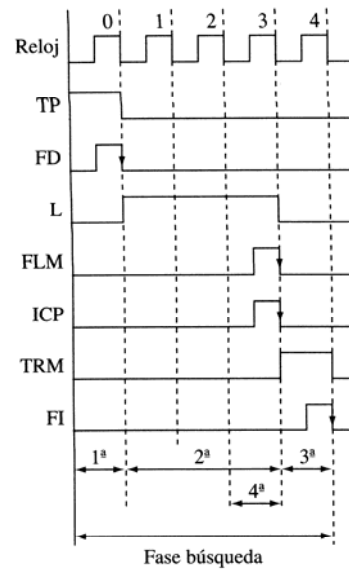


FIGURA 6.15. Cronograma de la fase de búsqueda de una instrucción.

b) Fase de ejecución (Particular para cada instrucción):

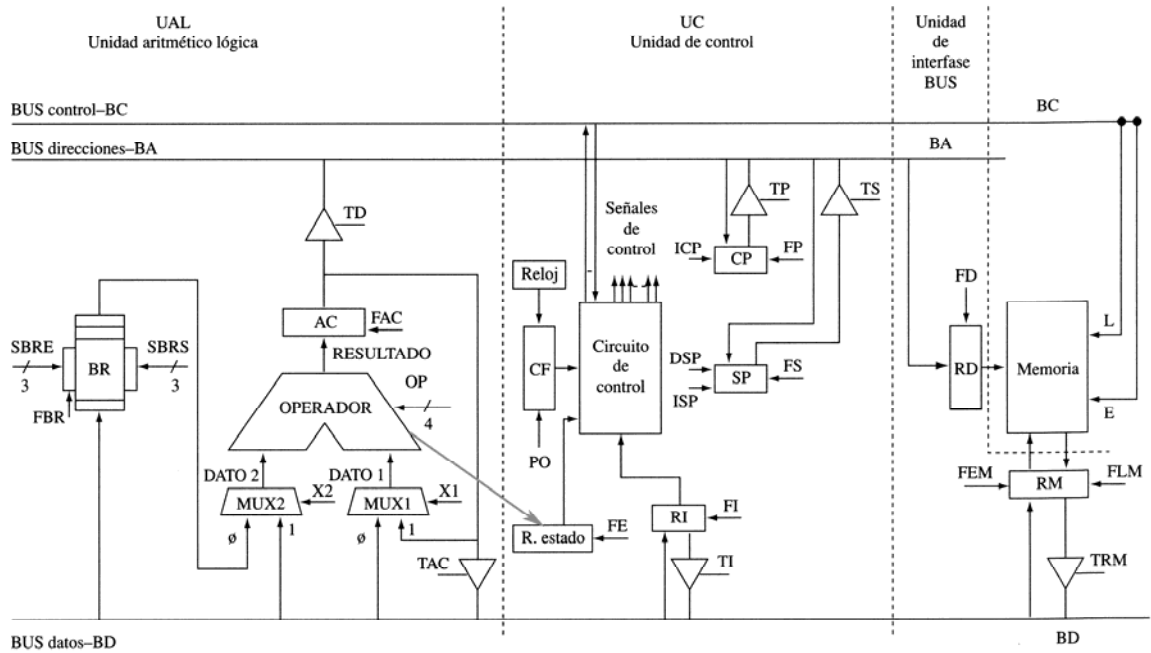


FIGURA 6.12. Estructura del computador ejemplo.

Ejemplo: ADDA R3 (Suma el contenido de AC + R3 y el resultado se guarda en AC)
 $ADDA R3 \Rightarrow (AC)+(R3) \rightarrow AC$

Orden	Operación	Señal accionada
5.-	Decodifica la instrucción	
6.-	$(AC)+(R3) \rightarrow AC$	
	$(AC) \rightarrow DATO 1$	X1 = 1
	$(R3) \rightarrow DATO 2$	X2 = 0 SBRS = 3
	$(DATO 1) + (DATO 2)$	OP = Suma
	$(RESULTADO) \rightarrow AC$	FAC

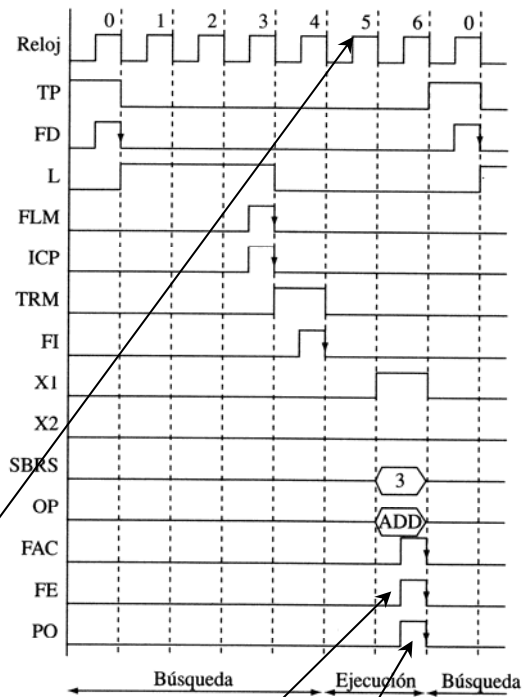
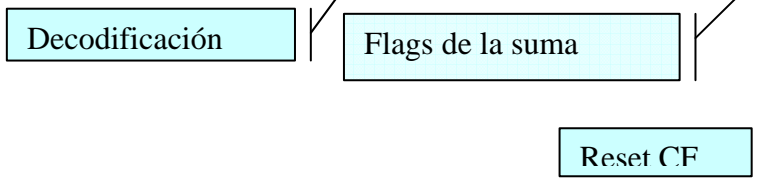


FIGURA 6.16. Cronograma completo de la instrucción ADDA R3.



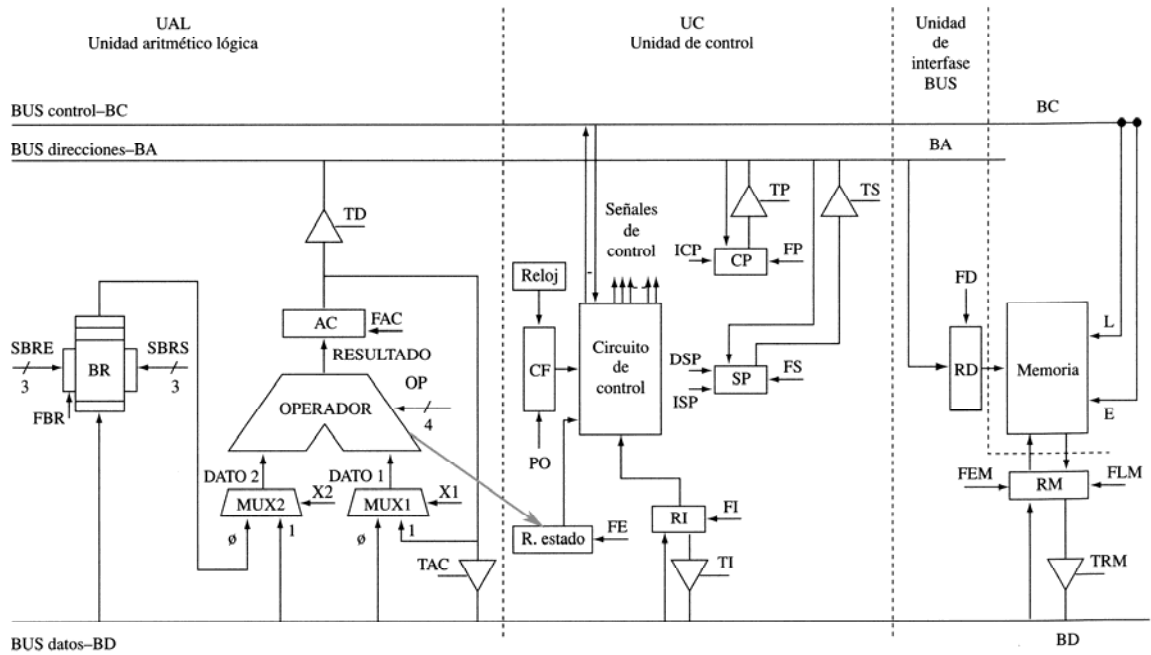


FIGURA 6.12. Estructura del computador ejemplo.

Ejemplo: MOV #21,R5 (Mover la cte 21 a R5) ⇒

MOV #21,R5 ⇒ 21 → R5

Dos posiciones de memoria	
1ª	MOV Dato → R5
2ª	Dato
↓	
2 Fases de búsqueda: 1 para el código operación 1 para el operando (21)	
1 Fase de ejecución	

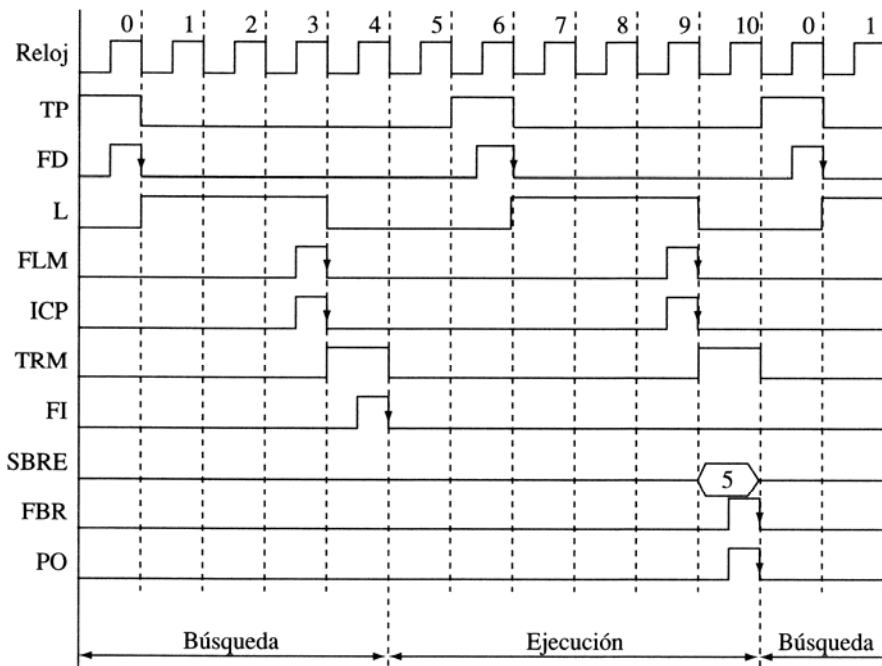


FIGURA 6.17. Cronograma de la instrucción MOVE # 21, R5.

2005 Septiembre. Sistemas (53). A.3

Una memoria que está estructurada en palabras de 16 bit tiene una capacidad de 64kbits. ¿Cuántas palabras tiene?

- a) 65536 b) 4000 c) 64000 d) 4096

2005 Septiembre. Sistemas (53). A.15

Un computador cuya frecuencia es de 40MHz tarda en ejecutar una instrucción 16 ciclos de reloj. ¿Cuánto tarda en ejecutar la instrucción?

- a) 400ns b) 400µs c) 25ns d) 25µs

2005. 2ªSemana. Arquitectura de Ordenadores (62). D.18

¿Cuál de lo siguientes elemento principales de un computador digital es el encargado de interpretar y secuenciar las instrucciones?

- a) La unidad de entrada-salida b) La unidad aritmético lógica c) La unidad de control d) La unidad de memoria

2005. 1ª Semana. Gestión (54). A.5

Las señales de nivel no se utilizan para:

- a) Activar las señales de puertas triestado que transfieren el contenido de registros a buses.
b) Activar las señales de control del operador.
c) Generar las señales de lectura y escritura en memoria.
d) Cargar un registro con la información presente en las entradas del mismo.

2005. 2ª Semana. Gestión (54). A.517

En relación con los anchos de un computador, puede afirmarse que:

- a) El ancho de palabra de la memoria es el número de bytes que maneja en paralelo el computador
b) El ancho de palabra de un computador es el número de bits que maneja en paralelo el computador.
c) El ancho de palabra de un computador es el número de bits que maneja en serie el computador.
d) El ancho de palabra de la memoria es el número de registros individuales que componen la memoria.