

8.- Circuitos biestables

- 1.- Introducción a autómatas finitos.
- 2.- Comportamiento síncrono y asíncrono
- 3.- Biestables RS
- 4.- " JK
- 5.- " T y D

1.- Introducción a autómatas finitos

Circuito secuencial \Rightarrow salida depende del estado de las entradas en el instante t y de las salidas en $t-1$

- Entradas de un circuito secuencial
- Espacio entradas x_1, x_2
 - " de estados S_1, S_2
 - " " salidas y_1, y_2, y_3
 - Ley de producción de estados a partir de entrada y estado anterior
 - " " " " salidas a partir de entradas y del estado anterior

Estados \rightarrow Circulo

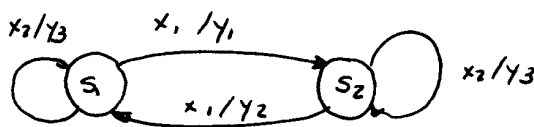


Tabla estados

$x \backslash S$	S_1	S_2
x_1	S_2	S_1
x_2	S_1	S_2

Tabla salidas

$x \backslash S$	S_1	S_2
x_1	y_1	y_2
x_2	y_3	y_3

2.- Comportamiento asíncrono y síncrono

Asíncrono \Rightarrow cambia al cambiar las entradas

Síncrono \Rightarrow " " " " " " y cumplir una condición de reloj

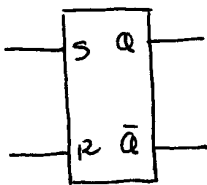
Reloj $\left\{ \begin{array}{l} - \text{Nivel} \rightarrow \text{Fundamental} \\ - \text{Pulso} \rightarrow \text{Flanco} \end{array} \right.$

3.- Biestables

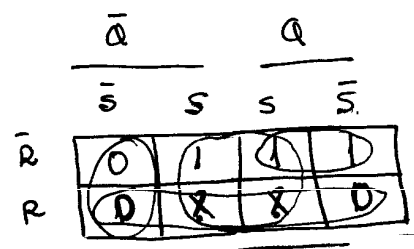
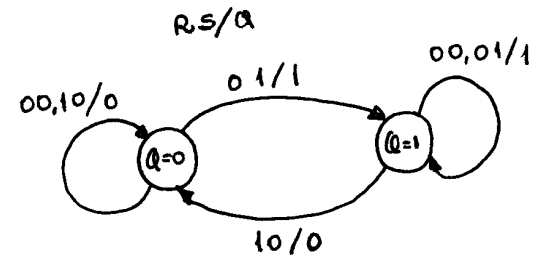
\Downarrow
2 estados estables

Clasificación $\left\{ \begin{array}{l} - \text{Reloj} \left\{ \begin{array}{l} - \text{Asíncronos} \Rightarrow \text{no reloj} \\ - \text{Latches} \Rightarrow \text{nivel} \\ - \text{Flancos} \Rightarrow \uparrow \downarrow \\ - \text{Master-Slave} \Rightarrow \text{pulsos} \end{array} \right. \\ - \text{Construcción} \left\{ \begin{array}{l} RS \rightarrow \text{set Reset} \\ D \rightarrow \text{Delay} \\ JK \rightarrow \\ T \rightarrow \text{Toggle} \end{array} \right. \end{array} \right.$

RS asíncrono

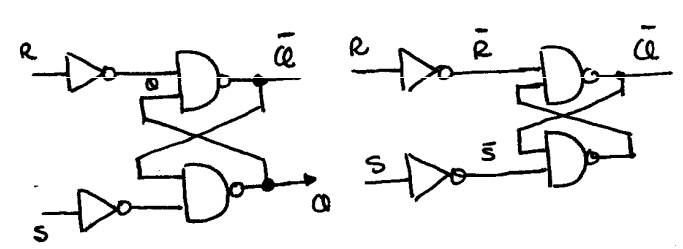


S	R	Q_n	Q_{n+1}
1	0	x	1
0	1	x	0
0	0	1	1
0	0	0	0
1	1	x	imposible



$$Q = S + Q\bar{R} = \bar{S} \cdot QR$$

$$\bar{Q} = R + \bar{S}\bar{Q} = \bar{R} \cdot \bar{S}\bar{Q}$$



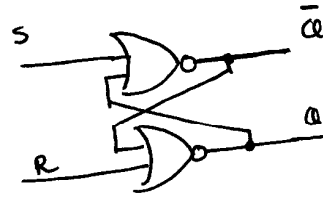
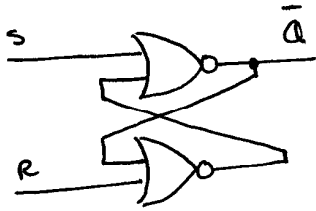
NoR

$$Q = S + \overline{Q}R = S + \overline{Q} + R$$

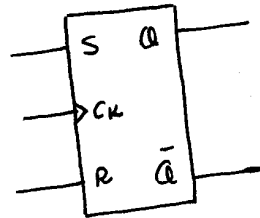
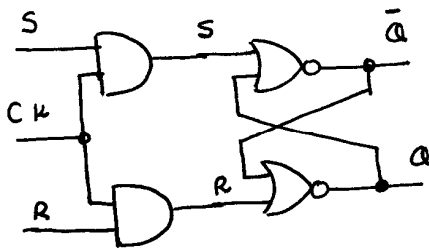
$$\Rightarrow \overline{Q} = \overline{S + \overline{Q} + R}$$

$$\overline{Q} = R + \overline{S}Q = R + \overline{S} + Q$$

$$\Rightarrow Q = \overline{R + \overline{S} + Q}$$

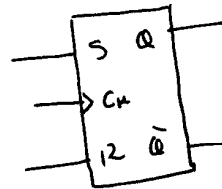
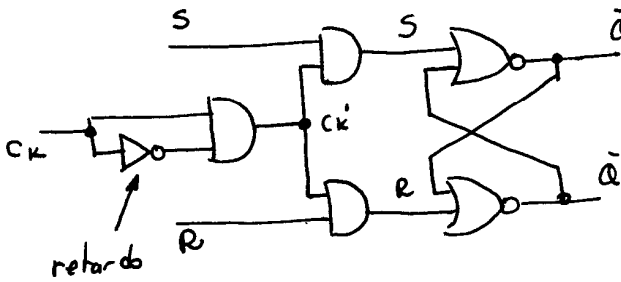


RS sincronizada por nivel

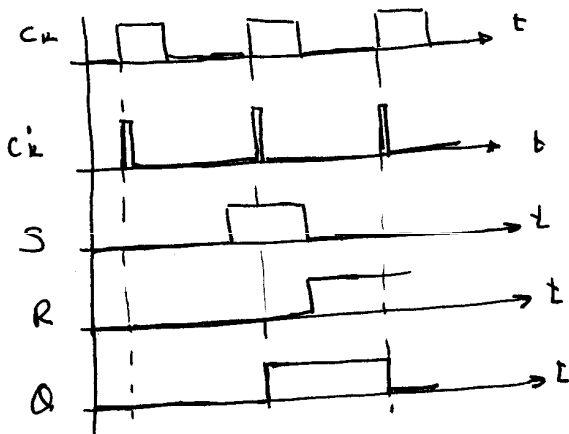


CK	R	S	Q
0	x	x	Q _{t-1}
1	0	0	Q _{t-1}
1	1	0	0
1	0	1	1
1	1	1	No permi

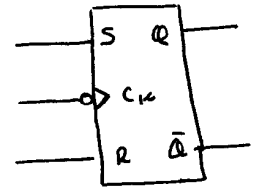
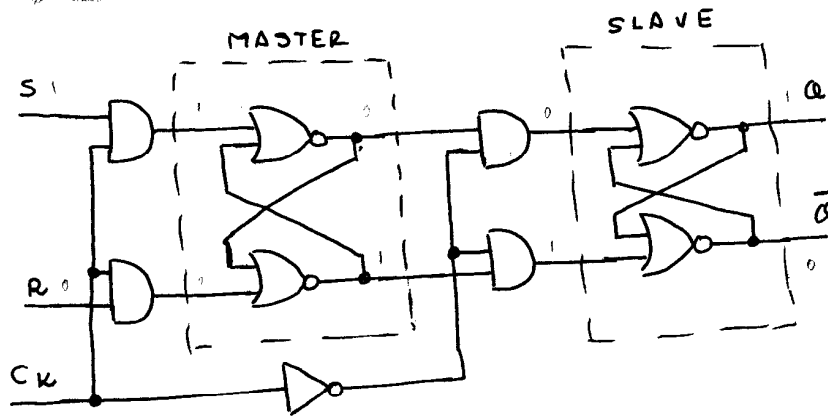
RS sincronizada por flancos



CK	R	S	Q
0	x	x	Q _{t-1}
1	x	x	Q _{t-1}
*	0	0	Q _{t-1}
↑	1	0	1
↑	0	1	0
↑	1	1	No per
↓	x	x	Q _{t-1}



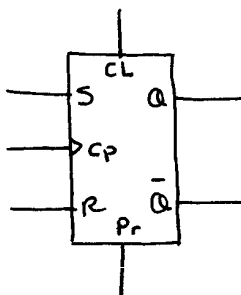
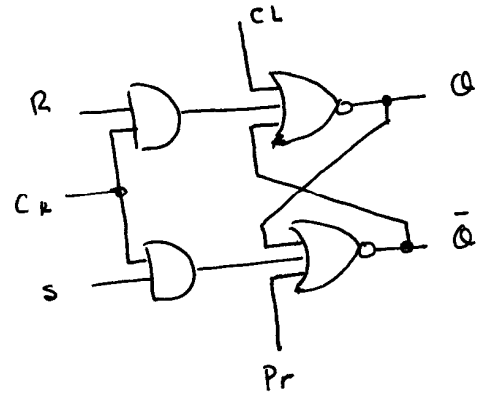
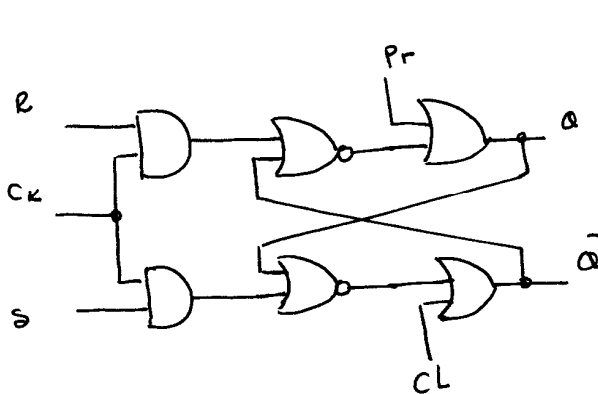
RS Master-Slave



Nivel alto de CK cambia MASTER con nivel bajo CK → SLAVE

CK	S	R	Q
Nivel	x	x	Q _{t-1}
	1	0	1
	0	1	0
	0	0	Q _{t-1}
	1	1	imposible

RS sincronizada con Preset y Clear

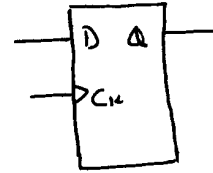


Cl	Pr	Cp	S	R	Q
1	0	x	x	x	0
0	1	x	x	x	1
1	1	x	x	x	imposible
0	0	1	1	0	1
0	0	1	0	1	0
0	0	1	0	0	Q _{t-1}
0	0	1	1	1	imposible

RS síncrona

4.- Basculas D

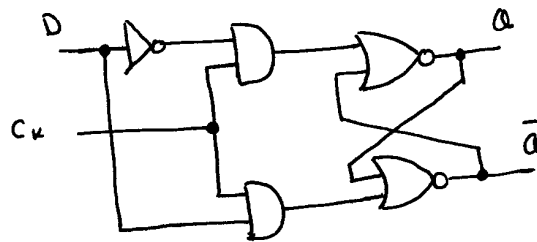
D → Delay ⇒ retardo



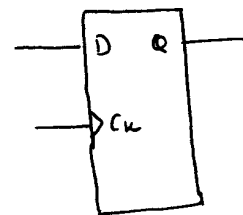
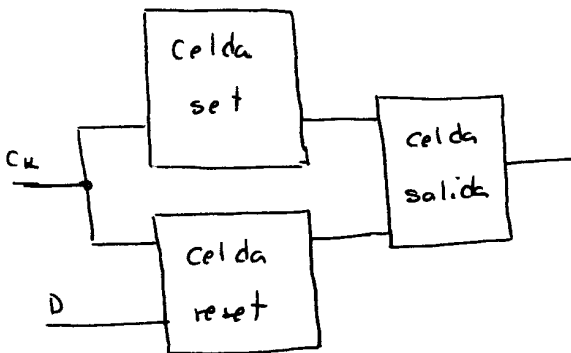
- No existe bascula D asincrona
- El valor de la entrada D se carga en la bascula cuando hay impulso de reloj
- Uso principal ⇒ elemento básico de memoria donde $CK = WRITE$

CK	D	Q
0	x	Q_{t-1}
1	1	1
1	0	0

⇒ RS con entradas unidas por inversión



Por flancos



Master-Slave

RS con entradas unidas por inversión

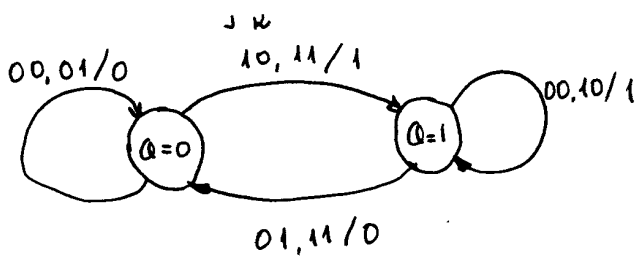
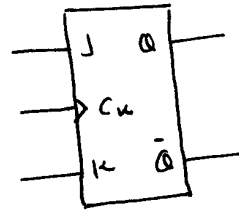
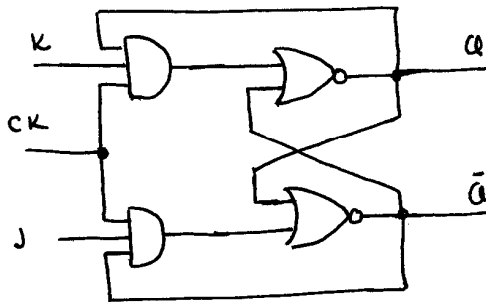
5 Básiculas JK

Igual a RS pero cuando las dos entradas son "1" la salida cambia de estado (bascula).

No existe JK asíncrona

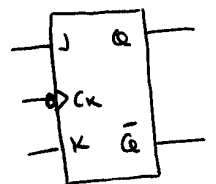
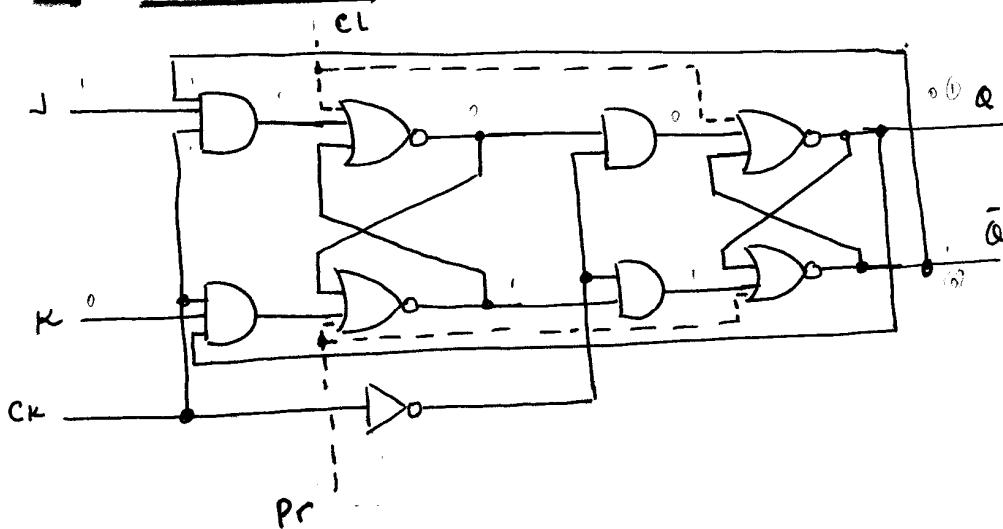
J ↔ S
K ↔ R

JK sincronizada por nivel



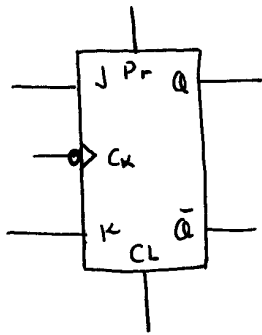
CK	J	K	Q
0	x	x	Q _{t-1}
1	0	0	Q _{t-1}
1	1	0	1
1	0	1	0
1	1	1	Bascula

JK Master-Slave



JK con Clear y Preset

Sería el esquema anterior más las líneas a trazos



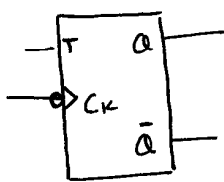
Pr	CL	Ck	J	K	Q
1	0	x	x	x	1
0	1	x	x	x	0
1	1	x	x	x	imposible
0	0	↓	0	0	Qt-1
0	0	↓	1	0	1
0	0	↓	0	1	0
0	0	↓	1	1	Bascula

6 Bascula T

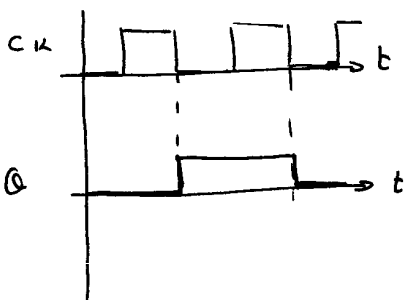
- No existen asincronas

- Igual que la JK pero siempre con las 2 entradas JK unidas \Rightarrow siempre bascula con la entrada

de reloj \Rightarrow se comporta como divisor de frecuencia por 2



Tk	Q
0	Qt-1
↓	Bascula



- Se emplea para configurar contadores asincronos.

$$Q_{n+1} = Ck (T \oplus Q_n)$$

Ck	T	Qn	Qn+1
0	x	x	Qn
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0