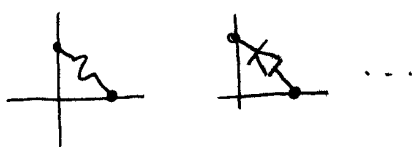
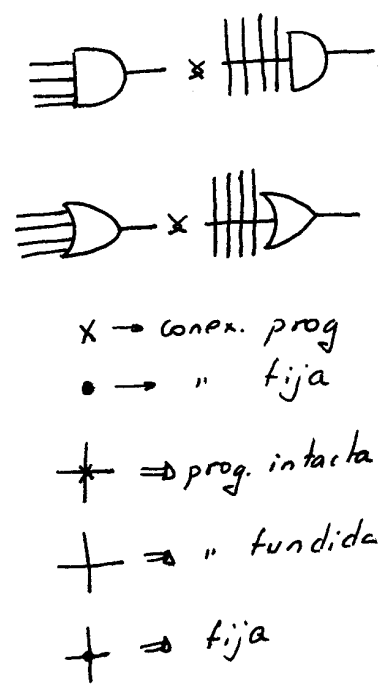
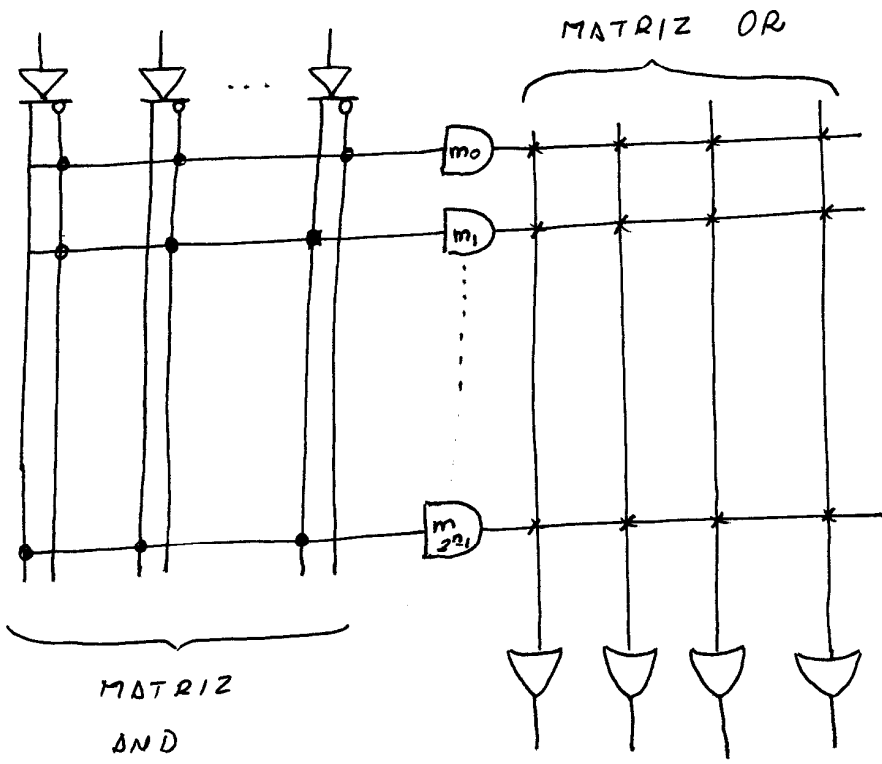
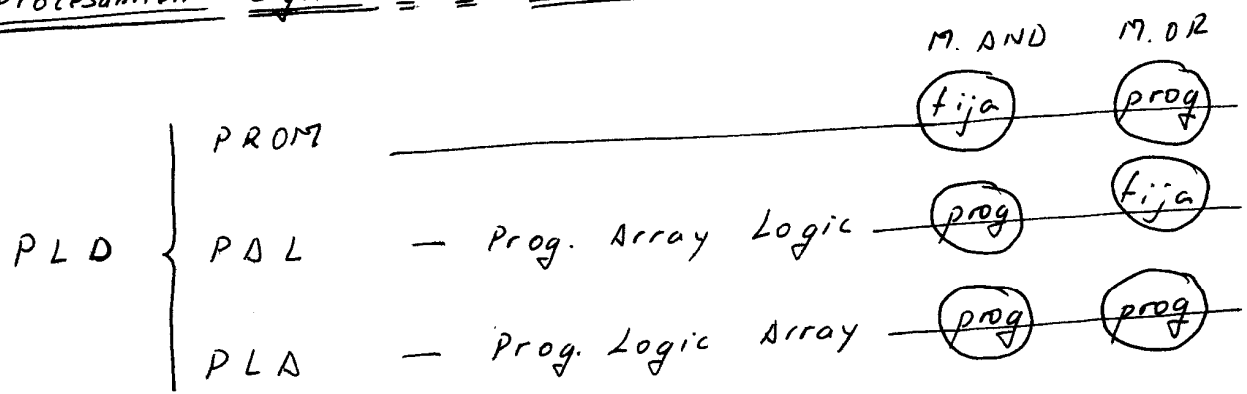


7.- Logica Combinacional Programable

- 1.- Procesamiento Digital de la Información
- 2.- Mem. PROM, EPROM, EEPROM y FLASH
- 3.- Transistores FAMOS
- 4.- Organización de EPROMs, EEPROM, FLASH
- 5.- PALs y PLAs
- 6.- Config. salida

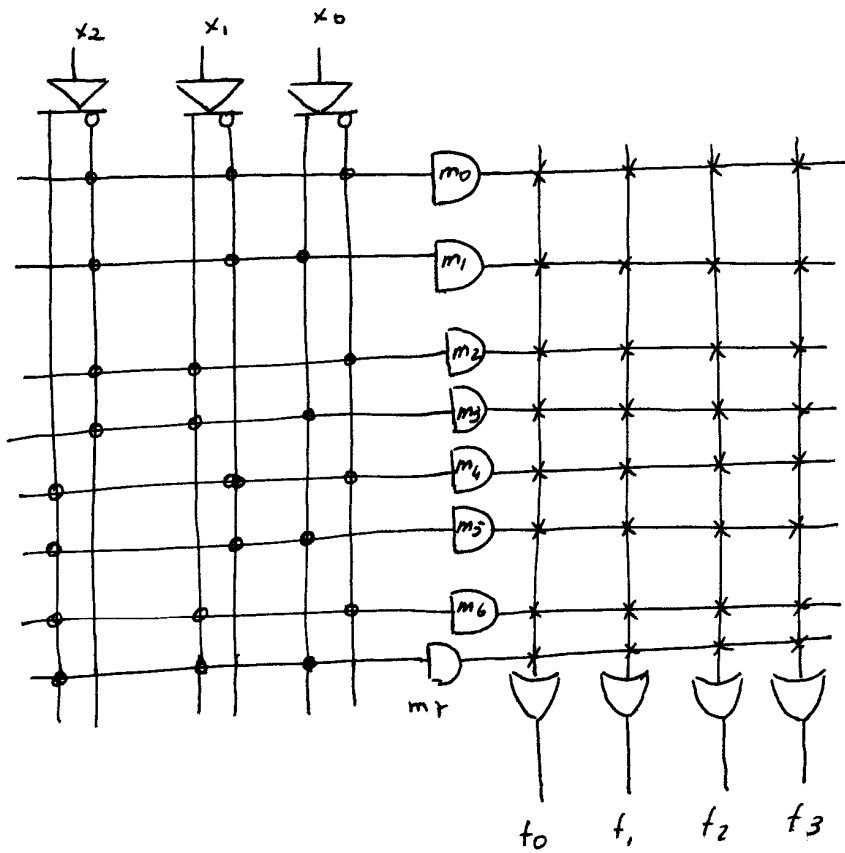
1.- Procesamiento digital de la información



2. Memorias PROM, EPROM, EEPROM, FLASH

Programable 1a OR

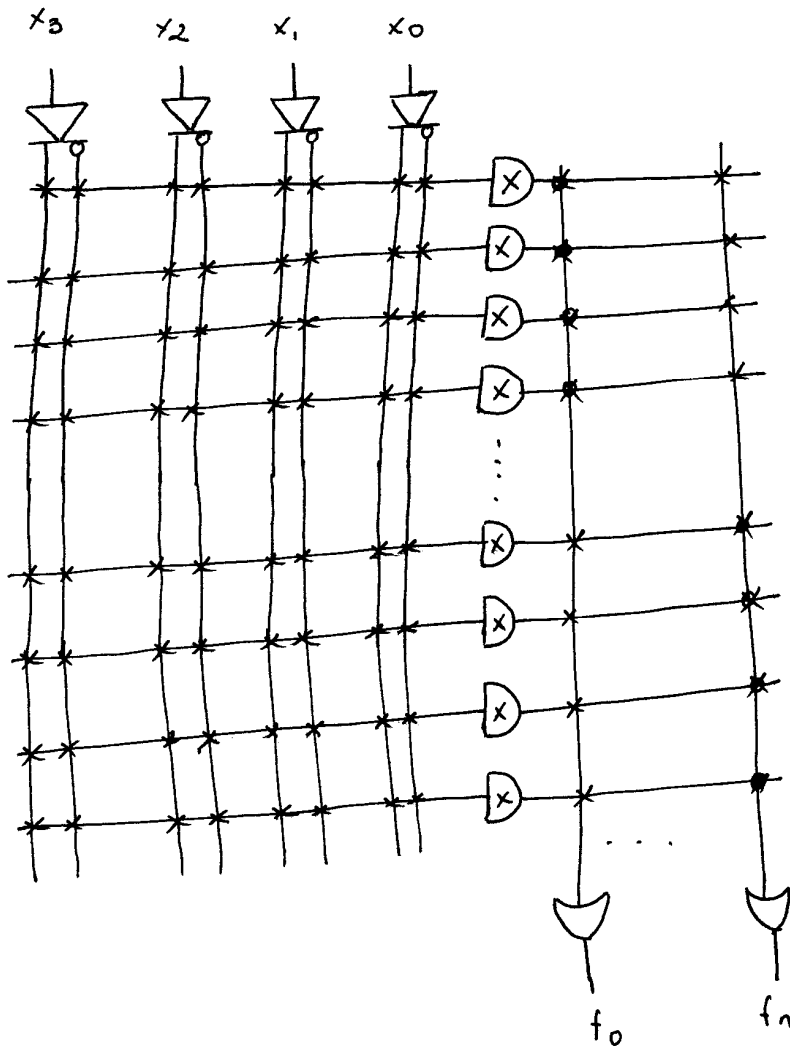
n entradas $\Rightarrow 2^n$ puertas AND y ? puertas OR



- Problemas
- células AND = $2^{x_i} \Rightarrow$ muchas células
 - muchas células no utilizables

5.- PALs y PLAs

PAL \Rightarrow prog la célula AND \Rightarrow uso para muchas entradas y pocos terminos minterm.



X \Rightarrow PLA

PLA \Rightarrow prog 2 células — X en todos los cruces

$\left. \begin{array}{l} \text{Mayor coste} \\ \text{" versatilidad} \end{array} \right\} \Rightarrow \text{Facilidades de diseño}$

Notación \Rightarrow PLA de 3 x 4 x 2
 entradas \uparrow AND \uparrow salidas

Ejemplo

Con PLA de $3 \times 4 \times 2$ implementar

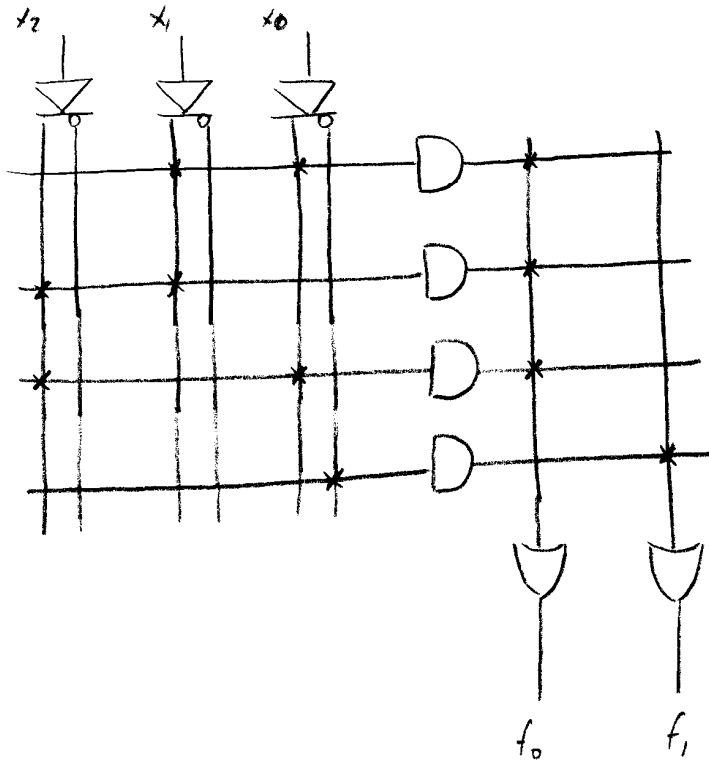
$$f_0(x_0, x_1, x_2) = \sum m(3, 5, 6, 7)$$

$$f_1(x_0, x_1, x_2) = \sum m(0, 2, 4, 6)$$

| | \bar{x}_2 | | x_2 | |
|-------------|-------------|-------|-------|-------------|
| | \bar{x}_0 | x_0 | x_0 | \bar{x}_0 |
| \bar{x}_1 | 1 | | 1 | 1 |
| x_1 | 1 | 1 | 0 | 0 |

$$f_0 = \bar{x}_2 x_1 x_0 + x_2 \bar{x}_1 x_0 + x_2 x_1 \bar{x}_0 + x_2 x_1 x_0 = x_1 x_0 + x_2 x_1 + x_2 x_0$$

$$f_1 = \bar{x}_2 \bar{x}_1 \bar{x}_0 + \bar{x}_2 x_1 \bar{x}_0 + x_2 \bar{x}_1 \bar{x}_0 + x_2 x_1 \bar{x}_0 = \bar{x}_0$$



6.- Configuraciones de salida

Tipos de salidas

- Combinacionales

- Salida a través de XOR \Rightarrow inv. prog.

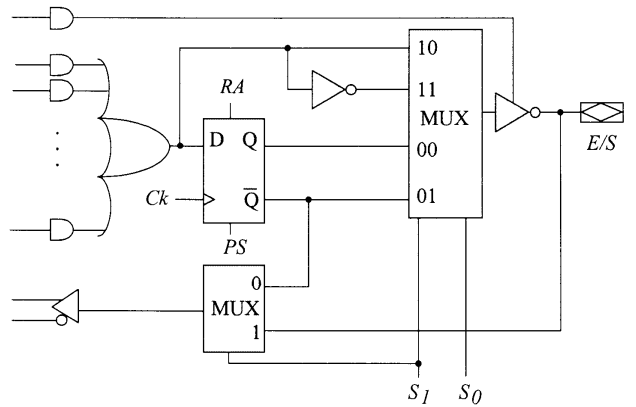
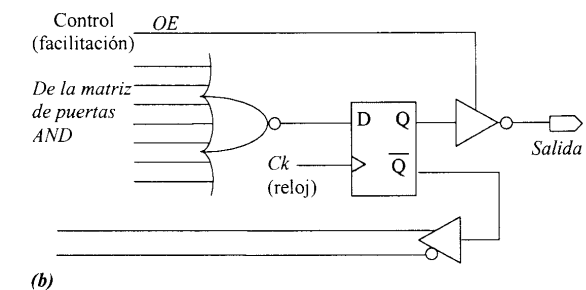
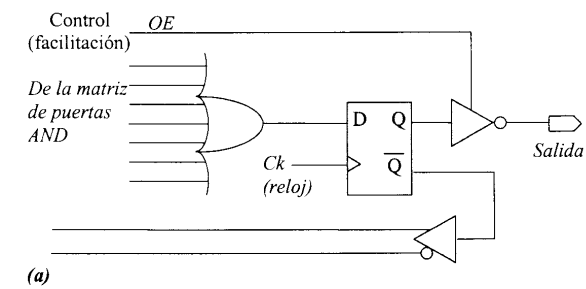
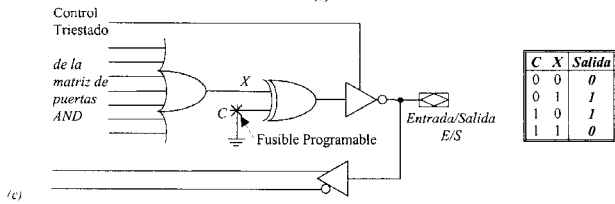
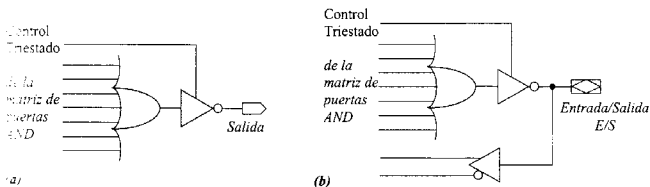
- Salidas prog. como entradas

- Realimentación

- Secuenciales

- Básicas \Rightarrow biestables de salida

- Macro celdas \Rightarrow biest. + MUX



| S ₀ | S ₁ | Configuración de salida |
|----------------|----------------|---|
| 0 | 0 | A través del biestable D y activa en baja |
| 0 | 1 | A través del biestable D y activa en alta |
| 1 | 0 | Combinacional y activa en baja |
| 1 | 1 | Combinacional y activa en alta |